

(19)世界知的所有権機関
国際事務局(43)国際公開日
2002年7月25日 (25.07.2002)

PCT

(10)国際公開番号
WO 02/058386 A1

(51)国際特許分類: H04N 7/01

(21)国際出願番号: PCT/JP02/00412

(22)国際出願日: 2002年1月22日 (22.01.2002)

(25)国際出願の言語: 日本語

(26)国際公開の言語: 日本語

(30)優先権データ:
特願2001-13790 2001年1月22日 (22.01.2001) JP

(71)出願人(米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo (JP).

(72)発明者: および

(75)発明者/出願人(米国についてのみ): 近藤 哲二郎 (KONDO,Tetsujiro) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo

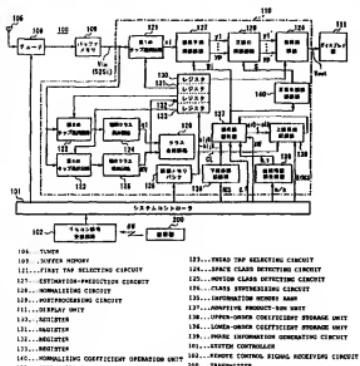
(74)代理人: 山口 邦夫, 外 (YAMAGUCHI,Kunio et al.); 〒101-0047 東京都千代田区内神田1丁目15番2号 平山ビル5階 Tokyo (JP).

(81)指定国(国内): CN, JP, KR, US.

[統葉有]

(54) Title: INFORMATION SIGNAL PROCESSING DEVICE, INFORMATION SIGNAL PROCESSING METHOD, IMAGE SIGNAL PROCESSING DEVICE, IMAGE SIGNAL PROCESSING METHOD AND IMAGE DISPLAYING METHOD USING IT, COEFFICIENT KIND DATA GENERATING DEVICE AND METHOD USED THEREIN, AND COMPUTER READABLE MEDIUM AND PROGRAM

(54)発明の名称: 情報信号処理装置、情報信号処理方法、画像信号処理装置、画像信号処理方法およびそれを使用した画像表示装置、それに使用される係数種データ生成装置および生成方法、並びにコンピュータ読み取り可能な媒体およびプログラム





(84) 指定国(広域): ヨーロッパ特許(DE, FR, GB).

2文字コード及び他の略語については、定期発行される各PCT gazetteの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

添付公開書類:

— 國際調査報告書

to each pixel (a pixel of interest) in a unit pixel block constructing the signal (Vout), extracted from the signal (Vin). A product-sum device (137) generates coefficient data (a₀ to a₆) of a generation formula of the upper layer of each class during a vertical blanking period by using a generation formula of the lower layer and using coefficient kind data (b₀ to b₈) of each class and resolution information (g, f), and acquires coefficient data (Wi) of an estimation formula during a vertical effective scanning period by using a generation formula of the upper layer and using the coefficient data (a₀ to a₆) corresponding to the code (CL) and phase information (h, v). An operation circuit (127) acquires data (y) of the pixel of interest by using an estimation formula and using data (xi) on the tap corresponding to the pixel of interest and coefficient data (Wi) from the product-sum device (137).

(57) 要約:

この発明は、画像信号のフォーマットまたは画像サイズを変換する際に使用して好適な情報信号処理装置等に関する。入力画像信号Vinをフォーマットや画像サイズが異なる出力画像信号Voutに変換する。Vinより取り出された、Voutを構成する単位画素ブロック内の各画素(注目画素)に対応するタップのデータよりクラスコードCLを得る。積和器137では、垂直ブランкиング期間で、各クラスの係数種データb_{1,0}～b_{1,8}と、解像度情報g, fとを用いて、下位層の生成式で、各クラスの上位層の生成式の係数データa_{1,0}～a_{1,6}を生成し、垂直有効走査期間で、コードCLに対応した係数データa_{1,0}～a_{1,6}と、位相情報h, vとを用いて、上位層の生成式で、推定式の係数データWiを得る。演算回路127で、上述の注目画素に対応するタップのデータx_iと積和器137からの係数データWiとを用いて、推定式で、注目画素のデータyを得る。

明細書

情報信号処理装置、情報信号処理方法、画像信号処理装置、画像信号処理方法およびそれを使用した画像表示装置、それに使用される係数種データ生成装置および生成方法、並びにコンピュータ読み取り可能な媒体およびプログラム

技術分野

この発明は、例えば第1の情報信号を第2の情報信号に変換する際に使用して好適な情報信号処理装置、情報信号処理方法、画像信号処理装置、画像信号処理方法およびそれを使用した画像表示装置、それに使用される係数種データ生成装置および生成方法、並びにコンピュータ読み取り可能な媒体およびプログラムに関する。

詳しくは、第1の情報信号を第2の情報信号に変換する際に使用される推定式の係数データを複数に階層化された生成式を用いて生成することによって、1ステップ毎の演算処理を圧縮できると共に、ハードウェアの規模縮小および有効利用を図ることができる情報信号処理装置等に係るものである。

背景技術

フォーマットまたは画像サイズを変換するためには、入力画像信号の画素データとは異なった位相の画素データを求めて出力画像信号を得る必要がある。この場合、変換後のフォーマットまたは画像サイズによって、入力画像信号の画素に対する出力画像信号の画素の位相関係が一義的に決まる。

フォーマット変換の例として、入力画像信号が525i信号であって出力画像信号が1080i信号である場合を説明する。525i信号は、ライン数が525本でインタレース方式の画像信号を意味し、1080i信号は、ライン数が1080本でインタレース方式の画像信号を意味する。図16は、525i信号と1080i信号の画素位置関係を示している。ここで、大きなドットが525i信号の画素であり、小さなドットが1080i信号の画素である。また、奇数フ

フィールドの画素位置を実線で示し、偶数フィールドの画素位置を破線で示している。

525i信号を1080i信号に変換する場合、奇数、偶数のそれぞれのフィールドにおいて、525i信号の各4×4の画素ブロックに対応して1080i信号の9×9の画素ブロックを得る必要がある。

図17は、525i信号と1080i信号の画素の垂直方向の位相関係を示している。図中の1080i信号の画素（小さな丸）のそれぞれに付された数値は、525i信号の画素（大きな丸）からの垂直方向の最短距離を示している。この場合、525i信号の垂直方向の画素間隔は16とされている。図17では、1080i信号の画素のそれぞれに付された数値は、当該画素の525i信号の画素に対する垂直方向の位相情報を示すものとなる。

なお、この位相情報は、1080i信号の画素が525i信号の画素（最短距離にある画素）より上方向にある場合は負の値とされ、また下方向にある場合は正の値とされる。これは、後述するXGA信号と525i信号の垂直方向の位相関係を示す図においても同様である。

図18は、525i信号と1080i信号の画素の水平方向の位相関係を示している。図中の1080i信号の画素（小さな丸）のそれぞれに付された数値は、525i信号の画素（大きな丸）からの水平方向の最短距離を示している。この場合、525i信号の水平方向の画素間隔は8とされている。図18では、1080i信号の画素にそれぞれ付された数値は、当該画素の525i信号の画素に対する水平方向の位相情報を示すものとなる。

なお、この位相情報は、1080i信号の画素が525i信号の画素（最短距離にある画素）より左方向にある場合は負の値とされ、また右方向にある場合は正の値とされる。これは、後述するXGA信号と525i信号の水平方向の位相関係を示す図においても同様である。

次に、フォーマット変換の例として、入力画像信号が525i信号であって出力画像信号がXGA信号である場合を説明する。XGA信号は解像度1024×768ドットの表示を行うためのプログレッシブ方式（ノンインタレース方式）

の画像信号である。図19は、525i信号とXGA信号の画素位置関係を示している。ここで、大きなドットが525i信号の画素であり、小さなドットがXGA信号の画素である。また、525i信号に関しては、奇数フィールドの画素位置を実線で示し、偶数フィールドの画素位置を破線で示している。

525i信号をXGA信号に変換する場合、奇数、偶数のそれぞれのフィールドにおいて、525i信号の各 5×5 の画素ブロックに対応して1080i信号の 8×16 の画素ブロックを得る必要がある。

図20は、525i信号とXGA信号の画素の垂直方向の位相関係を示している。図中のXGA信号の画素のそれぞれに付された数値は、525i信号の画素からの垂直方向の最短距離を示している。この場合、525i信号の垂直方向の画素間隔は16とされている。このようにXGA信号の画素のそれぞれに付された数値は、当該画素の525i信号の画素に対する垂直方向の位相情報を示すものとなる。

図21は、525i信号とXGA信号の画素の水平方向の位相関係を示している。図中のXGA信号の画素のそれぞれに付された数値は、525i信号の画素からの水平方向の最短距離を示している。この場合、525i信号の水平方向の画素間隔は8とされている。このようにXGA信号の画素のそれぞれに付された数値は、当該画素の525i信号の画素に対する水平方向の位相情報を示すものとなる。

画像サイズ変換の例は特に示さないが、上述したフォーマット変換の場合と同様に、入力画像信号の画素に対する出力画像信号の画素の位相関係が一意的に決まる。例えば、画像サイズ（表示画像の拡大倍率）を垂直、水平とも $9/4$ 倍にする場合の位相関係は上述した525i信号と1080i信号の画素の位相関係と同じくなる。

従来、フォーマットまたは画像サイズを変換するために入力画像信号の画素データより出力画像信号の画素データを得る際に、入力画像信号の画素に対する出力画像信号の画素の各位相に対応した推定式の係数データをメモリに格納しておき、この係数データを用いて推定式によって出力画像信号の画素データを求める

ことが提案されている。

上述したように、変換後のフォーマットまたは画像サイズが異なれば、入力画像信号の画素に対する出力画像信号の画素の位相関係は異なったものとなる。そのため、推定式の係数データをメモリに格納しておくものにあっては、種々のフォーマットまたは画像サイズへの変換を行う場合、それぞれのフォーマットまたは画像サイズに対応して係数データをメモリに格納しておく必要がある。さらに、それぞれのフォーマットまたは画像サイズへの変換を行う場合、画質を多段階に調整可能とする場合にはそれぞれの段階に対応して係数データをメモリに格納しておく必要がある。したがって、その場合には、大量の係数データを格納しておくメモリが必要となり、変換装置が高価なものとなる等の不都合がある。

発明の開示

そこで、この発明の目的は、種々のフォーマットまたは画像サイズへの変換や画質の多段階の調整を行うために大量の係数データを格納しておくメモリを不要とすることにある。

また、この発明の目的は、係数データを格納しておくメモリを不要とするために推定式によって係数データを生成する際に、1ステップ毎の演算処理を圧縮すると共に、ハードウェアの規模縮小および有効利用を図ることにある。

この発明に係る情報信号処理装置は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する情報信号処理装置であって、第2の情報信号に係る複数のパラメータの値を設定するパラメータ設定手段と、推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データが記憶された第1のメモリ手段と、第1のメモリ手段に記憶されている係数種データとパラメータ設定手段で設定された複数のパラメータの値とを用いて、複数に階層化された生成式によって生成され、設定された複数のパラメータの値に対応した推定式の係数データを発生する係数データ発生手段と、第1の情報信号に基づいて、第2の情報信号における注目位置の周辺に位置する複数の第1の情報データ

タを選択する第1のデータ選択手段と、係数データ発生手段で発生された係数データと第1のデータ選択手段で選択された複数の第1の情報データとを用いて、推定式に基づいて注目位置の情報データを算出して得る演算手段とを備えるものである。

また、この発明に係る情報信号処理方法は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する情報信号処理方法であって、第2の情報信号に係る複数のパラメータの値を設定する第1のステップと、推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データと第1のステップで設定された複数のパラメータの値とを用いて、複数に階層化された生成式によって生成され、設定された複数のパラメータの値に対応した推定式の係数データを発生する第2のステップと、第1の情報信号に基づいて、第2の情報信号における注目位置の周辺に位置する複数の第1の情報データを選択する第3のステップと、第2のステップで発生された係数データと第3のステップで選択された複数の第1の情報データとを用いて、推定式に基づいて上記注目位置の情報データを算出して得る第4のステップとを備えるものである。

また、この発明に係るプログラムは、上述の情報信号処理方法をコンピュータに実行させるためのものである。また、この発明に係るコンピュータ読み取り可能な媒体は、上述のプログラムを記録したものである。

また、この発明に係る画像信号処理装置は、複数の画素データからなる第1の画像信号を複数の画素データからなる第2の画像信号に変換する画像信号処理装置であって、第2の画像信号に係る複数のパラメータの値を設定するパラメータ設定手段と、推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データが記憶された第1のメモリ手段と、この第1のメモリ手段に記憶されている係数種データとパラメータ設定手段で設定された複数のパラメータの値とを用いて、複数に階層化された生成式によって生成され、設定された複数のパラメータの値に対応した推定式の係数データを発生する係数データ発生手段と、第1の画像信

号に基づいて、第2の画像信号における注目位置の周辺に位置する複数の第1の画素データを選択する第1のデータ選択手段と、係数データ発生手段で発生された係数データと第1のデータ選択手段で選択された複数の第1の画素データとを用いて、推定式に基づいて上記注目位置の画素データを算出して得る演算手段とを備えるものである。

また、この発明に係る画像信号処理方法は、複数の画素データからなる第1の画像信号を複数の画素データからなる第2の画像信号に変換する画像信号処理方法であって、第2の画像信号に係る複数のパラメータの値を設定する第1のステップと、推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データと第1のステップで設定された複数のパラメータの値とを用いて、複数に階層化された生成式によって生成され、設定された複数のパラメータの値に対応した推定式の係数データを発生する第2のステップと、第1の画像信号に基づいて、第2の画像信号における注目位置の周辺に位置する複数の第1の画素データを選択する第3のステップと、第2のステップで発生された係数データと第3のステップで選択された複数の第1の画素データとを用いて、推定式に基づいて上記注目位置の画素データを算出して得る第4のステップとを備えるものである。

また、この発明に係るプログラムは、上述の画像信号処理方法をコンピュータに実行させるためのものである。また、この発明に係るコンピュータ読み取り可能な媒体は、上述のプログラムを記録したものである。

また、この発明に係る画像表示装置は、複数の画素データからなる第1の画像信号を入力する画像信号入力手段と、この画像信号入力手段より入力された第1の画像信号を複数の画素データからなる第2の画像信号に変換して出力する画像信号処理手段と、この画像信号処理手段より出力される第2の画像信号による画像を画像表示素子に表示する画像表示手段と、第2の画像信号に係る複数のパラメータの値を設定するパラメータ設定手段とを有してなるものである。そして、画像信号処理手段は、推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係

数種データが記憶された第1のメモリ手段と、この第1のメモリ手段に記憶されている係数種データとパラメータ設定手段で設定された複数のパラメータの値とを用いて、複数に階層化された生成式によって生成され、上記設定された複数のパラメータの値に対応した推定式の係数データを発生する係数データ発生手段と、第1の画像信号に基づいて、第2の画像信号における注目位置の周辺に位置する複数の画素データを選択するデータ選択手段と、係数データ発生手段で発生された係数データとデータ選択手段で選択された複数の画素データとを用いて、推定式に基づいて上記注目位置の画素データを算出して得る演算手段とを備えるものである。

この発明においては、第2の情報信号に係る複数のパラメータの値が設定される。ここで、情報信号は、例えば画像信号や音声信号である。情報信号が画像信号である場合、複数のパラメータは、例えば第2の画像信号による画像の画質を決める第1のパラメータと、第2の画像信号における注目位置の位相情報を示す第2のパラメータとからなる。情報信号が画像信号である場合、変換後のオーマップまたは画像サイズによって入力画像信号の画素に対する出力画像信号の画素の位相関係が一意的に決まる。また、第1の情報信号に基づいて、第2の情報信号における注目位置の周辺に位置する複数の第1の情報データが選択される。

そして、複数のパラメータに対応して、その注目位置の情報データが求められる。すなわち、推定式の係数データを生成するための複数に階層化された生成式を構成する最下層の生成式の係数データが係数種データとしてメモリ手段に記憶されており、この係数種データと、設定された複数のパラメータの値とを用いて、設定された複数のパラメータの値に対応した推定式の係数データが発生され、この係数データと複数の第1の情報データとを用いて、推定式に基づいて注目位置の情報データが生成される。

係数データ発生手段は、例えば、複数に階層化された生成式を構成する各階層の生成式の演算を行うための单一の積和器と、この積和器で第1の階層の生成式の演算を行って得られる当該第1の階層の上位にある第2の階層の生成式の係数データを第2の階層の生成式の演算のために記憶しておく第2のメモリ手段とを

有する構成とされる。

このように、第1の情報信号を第2の情報信号に変換する際に使用される推定式の係数データを係数種データを用いて生成するものであり、設定された複数のパラメータに対応した係数データを容易に得ることができ、大量の係数データを格納しておくメモリが不要となる。また、推定式の係数データを複数に階層化された生成式を用いて生成するものであり、1ステップ毎の演算処理を圧縮できると共に、ハードウェアの規模縮小および有効利用を図ることが可能となる。また、複数に階層化された生成式を構成する各階層の生成式が、上位層ほど更新頻度の高いパラメータを含むようにすることで、含まれるパラメータの更新頻度が少ない下位層側の生成式の演算を少なく抑えることが可能となる。

また、この発明に係る係数種データ生成装置は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データを生成する装置であって、生成式に含まれる複数のパラメータの値に対応し、第1の情報信号に対応した生徒信号の状態を決める複数のパラメータの値を設定するパラメータ設定手段と、生徒信号に基づいて、第2の情報信号に対応した教師信号における注目位置の周辺に位置する複数の情報データを選択するデータ選択手段と、このデータ選択手段で選択された複数の情報データおよび教師信号における注目位置の情報データを用いて、複数に階層化された生成式の未階層状態における生成式の係数データを得るための正規方程式を生成する正規方程式生成手段と、この正規方程式を解いて未階層状態における生成式の係数データを得る係数データ演算手段と、この係数データ演算手段で得られた未階層状態における生成式の係数データを用いて、複数に階層化された生成式を構成する最下層の生成式の係数データを係数種データとして得る係数種データ演算手段とを備えるものである。

また、この発明に係る係数種データ生成方法は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための複数に階層化された生成式を構成する

最下層の生成式の係数データである係数種データを生成する方法であって、生成式に含まれる複数のパラメータの値に対応し、第1の情報信号に対応した生徒信号の状態を決める複数のパラメータの値を設定する第1のステップと、生徒信号に基づいて、第2の情報信号に対応した教師信号における注目位置の周辺に位置する複数の情報データを選択する第2のステップと、この第2のステップで選択された複数の情報データおよび教師信号における注目位置の情報データを用いて、複数に階層化された生成式の未階層状態における生成式の係数データを得るために正規方程式を生成する第3のステップと、この第3のステップで生成された正規方程式を解いて未階層状態における生成式の係数データを得る第4のステップと、この第4のステップで得られた未階層状態における生成式の係数データを用いて、複数に階層化された生成式を構成する最下層の生成式の係数データを係数種データとして得る第5のステップとを備えるものである。

また、この発明に係るプログラムは、上述の係数種データ生成方法をコンピュータに実行させるためのものである。また、この発明に係るコンピュータ読み取り可能な媒体は、上述のプログラムを記録したものである。

この発明においては、例えば、教師信号として 1050i 信号が使用され、この 1050i 信号が間引き処理されて生徒信号として 525i 信号が得られる。そして、この生徒信号の状態は、設定された複数のパラメータに対応したものとされる。例えば、情報信号が画像信号である場合、複数のパラメータによって、生徒信号の位相シフトやその生徒信号による画像の画質が決められる。

この複数のパラメータに対応した状態の生徒信号から教師信号における注目位置の周辺に位置する複数の情報データが選択される。そして、この複数の情報データおよび教師信号における注目位置の情報データを用いて、未階層状態における生成式の係数データを得るために正規方程式が生成され、この方程式を解くことで未階層状態の生成式の係数データが得られる。そして、この未階層状態における生成式の係数データを用いて、複数に階層化された生成式を構成する最下層の生成式の係数データが係数種データとして得られる。

ここで、係数種データは、第1の情報信号から第2の情報信号に変換する際に

使用される推定式の係数データを生成する、複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである。この係数種データを使用することで、複数に階層化された生成式によって、複数のパラメータに対応した係数データを得ることが可能となる。これにより、フォーマットまたはサイズを変換する際、さらには第2の情報信号によって得られる出力の質を変える際に、第2の情報信号における注目位置の位相情報に基づいて係数種データより推定式の係数データを生成し、この係数データを使用してその注目位置の情報データを求めることが可能となる。

また、この発明に係る係数種データ生成装置は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データを生成する装置であって、生成式に含まれる複数のパラメータの値に対応し、第1の情報信号に対応した生徒信号の状態を決める複数のパラメータの値を設定するパラメータ設定手段と、生徒信号に基づいて、第2の情報信号に対応した教師信号における注目位置の周辺に位置する複数の情報データを選択するデータ選択手段と、このデータ選択手段で選択された複数の情報データおよび教師信号における注目位置の情報データを用いて、パラメータ設定手段で設定される複数のパラメータの値の組み合わせ毎に推定式の係数データを得るための第1の正規方程式を生成する第1の正規方程式生成手段と、この第1の正規方程式を解いて、上記組み合わせ毎に推定式の係数データを得る第1の係数データ演算手段と、この第1の係数データ演算手段で得られた上記組み合わせ毎の係数データを用いて、複数に階層化された生成式の未階層状態における生成式の係数データを得るための第2の正規方程式を生成する第2の正規方程式生成手段と、この第2の正規方程式を解いて未階層状態における生成式の係数データを得る第2の係数データ演算手段と、この第2の係数データ演算手段で得られた未階層状態における生成式の係数データを用いて、複数に階層化された生成式を構成する最下層の生成式の係数データを係数種データとして得る係数種データ演算手段とを備えるものである。

また、この発明に係る係数種データ生成方法は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データを生成する方法であって、生成式に含まれる複数のパラメータの値に対応し、第1の情報信号に対応した生徒信号の状態を決める複数のパラメータの値を設定する第2のステップと、生徒信号に基づいて、第2の情報信号に対応した教師信号における注目位置の周辺に位置する複数の情報データを選択する第2のステップと、この第2のステップで選択された複数の情報データおよび教師信号における注目位置の情報データを用いて、第1のステップで設定される複数のパラメータの値の組み合わせ毎に推定式の係数データを得るための第1の正規方程式を生成する第2のステップと、この第3のステップで生成された第1の正規方程式を解いて、上記組み合わせ毎に推定式の係数データを得る第4のステップと、この第4のステップで得られた上記組み合わせ毎の係数データを用いて、複数に階層化された生成式の未階層状態における生成式の係数データを得るための第2の正規方程式を生成する第5のステップと、この第5のステップで生成された第2の正規方程式を解いて、未階層状態における生成式の係数データを得る第6のステップと、この第6のステップで得られた未階層状態における生成式の係数データを用いて、複数に階層化された生成式を構成する最下層の生成式の係数データを係数種データとして得る第7のステップとを備えるものである。

また、この発明に係るプログラムは、上述の係数種データ生成方法をコンピュータに実行させるためのものである。また、この発明に係るコンピュータ読み取り可能な媒体は、上述のプログラムを記録したものである。

この発明においては、例えば、教師信号として 1050i 信号が使用され、この 1050i 信号が間引き処理されて生徒信号として 525i 信号が得られる。そして、この生徒信号の状態は、設定された複数のパラメータの値に対応したものとされる。例えば、情報信号が画像信号である場合、複数のパラメータの値によって、生徒信号の位相シフトやその生徒信号による画像の画質が決められる。

この複数のパラメータに対応した状態の生徒信号から教師信号における注目位置の周辺に位置する複数の情報データが選択される。そして、この複数の情報データおよび教師信号における注目位置の情報データを用いて、複数のパラメータの値の組み合わせ毎に、推定式の係数データを得るための第1の正規方程式が生成され、この方程式を解くことで、上記組み合わせ毎の推定式の係数データが得られる。

そしてさらに、上記組み合わせ毎の係数データから、未階層状態における生成式の係数データを得るための第2の正規方程式が生成され、この方程式を解くことで未階層状態の生成式の係数データが得られる。そして、この未階層状態における生成式の係数データを用いて、複数に階層化された生成式を構成する最下層の生成式の係数データが係数種データとして得られる。

ここで、係数種データは、第1の情報信号から第2の情報信号に変換する際に使用される推定式の係数データを生成する、複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである。この係数種データを使用することで、複数に階層化された生成式によって、複数のパラメータに対応した係数データを得ることが可能となる。これにより、フォーマットまたはサイズを変換する際、さらには第2の情報信号によって得られる出力の質を変える際に、第2の情報信号における注目位置の位相情報に基づいて係数種データより推定式の係数データを生成し、この係数データを使用してその注目位置の情報データを求めることが可能となる。

図面の簡単な説明

図1は、実施の形態としてのテレビ受信機の構成を示すブロック図である。図2は、画像信号処理部における各部の演算タイミングを説明するための図である。図3は、未階層状態の生成式の係数データ $w_{1,0} \sim w_{1,80}$ の生成方法の一例の概念を示す図である。図4は、525i信号(SD信号)と1050i信号(HD信号)の画素位置関係を示す図である。図5は、垂直方向への8段階の位相シフトを説明するための図である。図6は、水平方向への4段階の位相シフトを説明す

るための図である。図7は、SD信号（525i信号）とHD信号（1050i信号）との位相関係を示す図である。図8は、係数種データ生成装置の構成例を示すブロック図である。図9は、帯域フィルタの周波数特性の一例を示す図である。図10は、未階層状態の生成式の係数データ $w_{1,1} \sim w_{1,80}$ の生成方法の他の例の概念を示す図である。図11は、係数種データ生成装置の他の構成例を示すブロック図である。図12は、ソフトウェアで実現するための画像信号処理装置の構成例を示すブロック図である。図13は、画像信号処理を示すフローチャートである。図14は、係数種データ生成処理を示すフローチャートである。図15は、他の係数種データ生成処理を示すフローチャートである。図16は、525i信号と1080i信号の画素位置関係を示す図である。図17は、525i信号と1080i信号の画素の垂直方向の位相関係を示す図である。図18は、525i信号と1080i信号の画素の水平方向の位相関係を示す図である。図19は、525i信号とXGA信号の画素位置関係を示す図である。図20は、525i信号とXGA信号の画素の垂直方向の位相関係を示す図である。図21は、525i信号とXGA信号の水平方向の位相関係を示す図である。

発明を実施するための最良の形態

以下、図面を参照しながら、この発明の実施の形態について説明する。図1は、実施の形態としてのテレビ受信機100の構成を示している。このテレビ受信機100は、放送信号より525i信号を得、その525i信号を1080i信号またはXGA信号に変換して画像表示をしたり、あるいはその525i信号をその画像の一部を任意の倍率で拡大表示するための新たな525i信号に変換して画像表示をするものである。

テレビ受信機100は、マイクロコンピュータを備え、システム全体の動作を制御するためのシステムコントローラ101と、リモートコントロール信号を受信するリモコン信号受信回路102とを有している。リモコン信号受信回路102は、システムコントローラ101に接続され、リモコン送信機200よりユーザの操作に応じて出力されるリモートコントロール信号RMを受信し、その信号

R Mに対応する操作信号をシステムコントローラ 1 0 1 に供給するように構成されている。

また、テレビ受信機 1 0 0 は、受信アンテナ 1 0 5 と、この受信アンテナ 1 0 5 で捕らえられた放送信号（R F 変調信号）が供給され、選局処理、中間周波増幅処理、検波処理等を行って 5 2 5 i 信号を得るチューナ 1 0 6 と、このチューナ 1 0 6 より出力される 5 2 5 i 信号を一時的に保存するためのバッファメモリ 1 0 9 を有している。

また、テレビ受信機 1 0 0 は、バッファメモリ 1 0 9 に一時的に保存される 5 2 5 i 信号を入力画像信号 Vin とし、1 0 8 0 i 信号または X G A 信号に変換し、あるいはその 5 2 5 i 信号をその画像の一部を任意の倍率で拡大表示するための新たな 5 2 5 i 信号に変換して出力する画像信号処理部 1 1 0 と、この画像信号処理部 1 1 0 より出力される出力画像信号 Vout による画像を表示するディスプレイ部 1 1 1 を有している。ディスプレイ部 1 1 1 は、例えば C R T (cathode-ray tube) ディスプレイ、あるいは L C D (liquid crystal display) 等のフラットパネルディスプレイで構成されている。

図 1 に示すテレビ受信機 1 0 0 の動作を説明する。

チューナ 1 0 6 より出力される 5 2 5 i 信号は、バッファメモリ 1 0 9 に供給されて一時的に保存される。そして、このバッファメモリ 1 0 9 に一時的に記憶された 5 2 5 i 信号は入力画像信号 Vin として画像信号処理部 1 1 0 に入力される。

この画像信号処理部 1 1 0 では、ユーザのリモコン送信機 2 0 0 の操作による設定に応じて、入力画像信号 Vin としての 5 2 5 i 信号が、1 0 8 0 i 信号または X G A 信号に変換され、あるいはその 5 2 5 i 信号がその画像の一部を任意の倍率で拡大表示するための新たな 5 2 5 i 信号に変換される。この画像信号処理部 1 1 0 より出力される出力画像信号 Vout はディスプレイ部 1 1 1 に供給され、このディスプレイ部 1 1 1 の画面上にはその出力画像信号 Vout による画像が表示される。

また、上述せすも、ユーザは、リモコン送信機 2 0 0 の操作によって、上述し

たようにディスプレイ部 111 の画面上に表示される画像の水平および垂直の解像度を連続的になめらかに調整できる。画像信号処理部 110 では、後述するように、出力画像信号 Vout を構成する画素データが推定式によって算出される。その際、この推定式の係数データとして、ユーザのリモコン送信機 200 の操作によって設定された水平、垂直の解像度を決めるパラメータ g 、 f の値に対応したものが、これらパラメータ g 、 f を含む生成式によって生成されて使用される。これにより、画像信号処理部 110 より出力される出力画像信号 Vout による画像の水平、垂直の解像度は、設定されたパラメータ g 、 f の値に対応したものとなる。

次に、画像信号処理部 110 の詳細を説明する。この画像信号処理部 110 は、パッファメモリ 109 に記憶されている 525i 信号より、出力画像信号 Vout を構成する単位画素ブロック内の各画素（注目位置の画素）の周辺に位置する複数の画素データを選択的に取り出して出力する第 1～第 3 のタップ選択回路 121～123 を有している。

第 1 のタップ選択回路 121 は、予測に使用する画素（「予測タップ」と称する）のデータを選択的に取り出すものである。第 2 のタップ選択回路 122 は、空間クラス分類に使用する画素（「空間クラスタップ」と称する）のデータを選択的に取り出すものである。第 3 のタップ選択回路 123 は、動きクラス分類に使用する画素（「動きクラスタップ」と称する）のデータを選択的に取り出すものである。なお、空間クラスを複数フィールドに属する画素データを使用して決定する場合には、この空間クラスにも動き情報が含まれることになる。

また、画像信号処理部 110 は、第 2 のタップ選択回路 122 で選択的に取り出される空間クラスタップのデータ（複数個）のレベル分布パターンを検出し、このレベル分布パターンに基づいて空間クラスを検出し、そのクラス情報を出力する空間クラス検出回路 124 を有している。

空間クラス検出回路 124 では、例えば、空間クラスタップのデータを、8 ビットデータから 2 ビットデータに圧縮するような演算が行われる。そして、空間クラス検出回路 124 からは、空間クラスタップのデータにそれぞれ対応した圧

縮データが空間クラスのクラス情報として出力される。本実施の形態においては、ADRC (Adaptive Dynamic Range Coding) によって、データ圧縮が行われる。なお、情報圧縮手段としては、ADRC以外にDPCM (予測符号化) 、VQ (ベクトル量子化) 等を用いてよい。

本来、ADRCは、VTR (Video Tape Recorder) 向け高性能符号化用に開発された適応再量子化法であるが、信号レベルの局所的なパターンを短い語長で効率的に表現できるので、上述したデータ圧縮に使用して好適なものである。ADRCを使用する場合、空間クラスタップのデータの最大値をMAX、その最小値をMIN、空間クラスタップのデータのダイナミックレンジをDR (=MAX-MIN+1) 、再量子化ビット数をPとすると、空間クラスタップのデータ k_i に対して、(1)式の演算により、圧縮データとしての再量子化コード q_i が得られる。ただし、(1)式において、[]は切り捨て処理を意味している。空間クラスタップのデータとして、Na個の画素データがあるとき、 $i = 1 \sim Na$ である。

$$q_i = [(k_i - MIN + 0.5) * 2^P / DR] \quad \dots \quad (1)$$

また、画像信号処理部110は、第3のタップ選択回路123で選択的に取り出される動きクラスタップのデータ（複数個）より、主に動きの程度を表すための動きクラスを検出し、そのクラス情報を出力する動きクラス検出回路125を有している。

この動きクラス検出回路125では、第3のタップ選択回路123で選択的に取り出される動きクラスタップのデータからフレーム間差分が算出され、さらにその差分の絶対値の平均値に対してしきい値処理が行われて動きの指標である動きクラスが検出される。すなわち、動きクラス検出回路125では、(2)式によって、差分の絶対値の平均値AVが算出される。第3のタップ選択回路123で、例えばクラスタップのデータとして、6個の画素データ $m_1 \sim m_6$ とその1フレーム前の6個の画素データ $n_1 \sim n_6$ が取り出されるとき、(2)式におけるNbは6である。

$$AV = \frac{\sum_{i=1}^{Nb} |m_i - n_i|}{Nb} \quad \dots \quad (2)$$

そして、動きクラス検出回路 125 では、上述したように算出された平均値 AV が 1 個または複数個のしきい値と比較されて動きクラスのクラス情報 MV が得られる。例えば、3 個のしきい値 th1, th2, th3 (th1 < th2 < th3) が用意され、4 つの動きクラスを検出する場合、AV ≤ th1 のときは MV = 0, th1 < AV ≤ th2 のときは MV = 1, th2 < AV ≤ th3 のときは MV = 2, th3 < AV のときは MV = 3 とされる。

また、画像信号処理部 110 は、空間クラス検出回路 124 より出力される空間クラスのクラス情報としての再量子化コード q_i と、動きクラス検出回路 125 より出力される動きクラスのクラス情報 MV に基づき、作成すべき出力画像信号 Vout を構成する単位画素プロック内の各画素（注目位置の画素）が属するクラスを示すクラスコード CL を得るためのクラス合成回路 126 を有している。

このクラス合成回路 126 では、(3) 式によって、クラスコード CL の演算が行われる。なお、(3) 式において、Na は空間クラスタップのデータの個数、P は ADRC における再量子化ビット数を示している。

$$CL = \sum_{i=1}^{Na} q_i (2^P)^{i-1} + MV \cdot (2^P)^{Na} \quad \dots \quad (3)$$

また、画像信号処理部 110 は、レジスタ 130～133 を有している。後述する後処理回路 129 は、出力画像信号 Vout として、1080i 信号を出力する場合と、XGA 信号を出力する場合と、525i 信号を出力する場合とで、その動作を切り換える必要がある。レジスタ 130 は、後処理回路 129 の動作を指定する動作指定情報を格納するものである。後処理回路 129 は、レジスタ 130 より供給される動作指定情報に従った動作をする。

レジスタ 131 は、第 1 のタップ選択回路 121 で選択される予測タップのタップ位置情報を格納するものである。第 1 のタップ選択回路 121 は、レジスタ

131より供給されるタップ位置情報に従って予測タップを選択する。タップ位置情報は、例えば選択される可能性のある複数の画素に対して番号付けを行い、選択する画素の番号を指定するものである。以下のタップ位置情報においても同様である。

レジスタ132は、第2のタップ選択回路122で選択される空間クラスタップのタップ位置情報を格納するものである。第2のタップ選択回路122は、レジスタ132より供給されるタップ位置情報に従って空間クラスタップを選択する。

ここで、レジスタ132には、動きが比較的小さい場合のタップ位置情報Aと、動きが比較的大きい場合のタップ位置情報Bとが格納される。これらタップ位置情報A、Bのいずれを第2のタップ選択回路122に供給するかは、動きクラス検出回路125より出力される動きクラスのクラス情報MVによって選択される。

すなわち、動きがないか、あるいは動きが小さいためにMV=0またはMV=1であるときは、タップ位置情報Aが第2のタップ選択回路122に供給され、この第2のタップ選択回路122で選択される空間クラスタップは、複数フィールドに跨るものとされる。また、動きが比較的大きいためにMV=2またはMV=3であるときは、タップ位置情報Bが第2のタップ選択回路122に供給され、この第2のタップ選択回路122で選択される空間クラスタップは、図示せずも、作成すべき画素と同一フィールド内の画素のみとされる。

なお、上述したレジスタ131にも動きが比較的小さい場合のタップ位置情報と、動きが比較的大きい場合のタップ位置情報が格納されるようにし、第1のタップ選択回路121に供給されるタップ位置情報が動きクラス検出回路125より出力される動きクラスのクラス情報MVによって選択されるようにしてもよい。

レジスタ133は、第3のタップ選択回路123で選択される動きクラスタップのタップ位置情報を格納するものである。第3のタップ選択回路123は、レジスタ133より供給されるタップ位置情報に従って動きクラスタップを選択する。

また、画像信号処理部110は、情報メモリバンク135を有している。この

情報メモリバンク 135には、レジスタ 130に格納するための動作指定情報と、レジスタ 131～133に格納するためのタップ位置情報が予め蓄えられている。

ここで、レジスタ 130に格納するための動作指定情報として、情報メモリバンク 135には、後処理回路 129を 1080i 信号を出力するように動作させるための第1の動作指定情報と、後処理回路 129を XGA 信号を出力するように動作させるための第2の動作指定情報と、後処理回路 129を 525i 信号を出力するように動作させるための第3の動作指定情報とが予め蓄えられている。

ユーザはリモコン送信機 200を操作することで、1080i 信号を出力する第1の変換方法か、XGA 信号を出力する第2の変換方法か、さらには 525i 信号を出力する第3の変換方法かを選択できる。なお、第3の変換方法を選択するとき、ユーザは、さらに表示画像の倍率（画像サイズ）を指定できる。情報メモリバンク 135にはシステムコントローラ 101よりその変換方法の選択情報が供給され、この情報メモリバンク 135よりレジスタ 130にはその選択情報に従って第1、第2または第3の動作指定情報がロードされる。

また、情報メモリバンク 135には、レジスタ 131に格納するための予測タップのタップ位置情報として、第1の変換方法（1080i）に対応する第1のタップ位置情報と、第2の変換方法（XGA）に対応する第2のタップ位置情報と、第3の変換方法（525i）に対応する第3のタップ位置情報が予め蓄えられている。この情報メモリバンク 135よりレジスタ 131には、上述した変換方法の選択情報に従って第1、第2または第3のタップ位置情報がロードされる。

なお、情報メモリバンク 135に、第3の変換方法に対応する第3のタップ位置情報として、表示画像の倍率に対応したタップ位置情報を予め蓄えておき、第3の変換方法が選択された場合に、併せて指定された倍率に対応したタップ位置情報を情報メモリバンク 135よりレジスタ 131にロードするようにしてもよい。このことは、後述するレジスタ 132、133へのタップ情報のロードにおいても同様である。

また、情報メモリバンク 135には、レジスタ 132に格納するための空間クラスタップのタップ位置情報として、第1の変換方法（1080i）に対応する

第1のタップ位置情報と、第2の変換方法（XGA）に対応する第2のタップ位置情報と、第3の変換方法（525i）に対応する第3のタップ位置情報とが予め蓄えられている。第1、第2および第3のタップ位置情報は、それぞれ動きが比較的小さい場合のタップ位置情報と、動きが比較的大きい場合のタップ位置情報とからなっている。この情報メモリバンク135よりレジスタ132には、上述した変換方法の選択情報に従って第1、第2または第3のタップ位置情報がコードされる。

また、情報メモリバンク135には、レジスタ133に格納するための動きクラスタップのタップ位置情報として、第1の変換方法（1080i）に対応する第1のタップ位置情報と、第2の変換方法（XGA）に対応する第2のタップ位置情報と、第3の変換方法（525i）に対応する第3のタップ位置情報とが予め蓄えられている。この情報メモリバンク135よりレジスタ133には、上述した変換方法の選択情報に従って第1、第2または第3のタップ位置情報がコードされる。

また、画像信号処理部110は、ROMで構成される下位係数記憶部136を有している。この下位係数記憶部136には、各クラスの係数種データが予め蓄えられている。この下位係数記憶部136には、システムコントローラ101より読み出し制御信号RCSが供給される。この係数種データは、後述する推定予測演算回路127で使用される推定式の係数データを生成するための、上位層および下位層に2層化された生成式のうち、下位層の生成式の係数データである。

後述する推定予測演算回路127では、予測タップのデータxiと、生成式によって生成される係数データWiとから、（4）式の推定式によって、作成すべき画素データyが演算される。第1のタップ選択回路121で選択される予測タップが10個であるとき、（4）式におけるnは10となる。

$$y = \sum_{i=1}^n W_i \cdot x_i \quad \dots \quad (4)$$

そして、この推定式の係数データWi（i=1～n）は、例えば（5）式で示

されるように、水平解像度 g 、垂直解像度 f 、水平位相 h 、垂直位相 v をパラメータとする生成式（未階層状態）で表される。この発明では、この（5）式の関係を更に2層化して得られた（6）式で示す上位層の生成式および（7）式で示す下位層の生成式によって、係数データ W_i ($i = 1 \sim n$) が生成される。下位係数記憶部 136 には、下位層の生成式の係数データである係数種データ $b_{1,0} \sim b_{1,8}$ ($i = 1 \sim n$ 、 $j = 0 \sim 8$) が、クラス毎に、記憶されている。この係数種データの生成方法については後述する。

なお、（6）式で示す上位層の生成式にはパラメータ h 、 v が含まれ、（7）式で示す下位層の生成式にはパラメータ g 、 f が含まれている。この場合、パラメータ h 、 v は、出力画像信号 V_{out} を構成する単位画素ブロック内の各画素の水平方向、垂直方向の位相情報をあり、後述するように垂直有効走査期間で頻繁に更新されるが、解像度情報としてのパラメータ g 、 f はそのように頻繁には更新されない。

このように頻繁に更新されないパラメータで下位層の生成式を構成する。また、同一の生成式中のパラメータは、同じタイミングで更新されるパラメータとする方が望ましい。

$$\begin{aligned}
 W_i = & w_{i,0}g^0f^0v^0h^0 + w_{i,1}g^0f^0v^0h^1 + w_{i,2}g^0f^0v^0h^2 + w_{i,3}g^0f^0v^1h^0 \\
 & + w_{i,4}g^0f^0v^1h^1 + w_{i,5}g^0f^0v^1h^2 + w_{i,6}g^0f^0v^2h^0 + w_{i,7}g^0f^0v^2h^1 \\
 & \vdots \quad \vdots \\
 & \vdots \quad \vdots \\
 & + w_{i,73}g^2f^2v^0h^1 + w_{i,74}g^2f^2v^0h^2 + w_{i,75}g^2f^2v^1h^0 + w_{i,76}g^2f^2v^1h^1 \\
 & + w_{i,77}g^2f^2v^1h^2 + w_{i,78}g^2f^2v^2h^0 + w_{i,79}g^2f^2v^2h^1 + w_{i,80}g^2f^2v^2h^2
 \end{aligned}$$

$$W_i = a_{i0}v^0h^0 + a_{i1}v^0h^1 + a_{i2}v^0h^2 + a_{i3}v^1h^0 + a_{i4}v^1h^1 + a_{i5}v^1h^2 + a_{i6}v^2h^0 + a_{i7}v^2h^1 + a_{i8}v^2h^2 \dots \quad (6)$$

$$\begin{aligned}
 a_{ij} = & b_{ij0}g^0f^0 + b_{ij1}g^0f^1 + b_{ij2}g^0f^2 + b_{ij3}g^1f^0 + b_{ij4}g^1f^1 \\
 & + b_{ij5}g^1f^2 + b_{ij6}g^2f^0 + b_{ij7}g^2f^1 + b_{ij8}g^2f^2
 \end{aligned}
 \quad \cdots \quad (7)$$

また、画像信号処理部110は、各クラスの係数種データ $b_{1,1} \sim b_{1,n}$ およびパラメータ g, f の値とを用い、(7)式によって、クラス毎に、(6)式に示す上位層の生成式の係数データ $a_{1,1} \sim a_{1,n}$ ($i = 1 \sim n$)を生成すると共に、クラス合成回路126で得られるクラスコードCLに対応したクラスの係数データ $a_{1,1} \sim a_{1,n}$ およびパラメータ h, v の値とを用い、(6)式によって、当該クラスにおける推定式の係数データ W_i ($i = 1 \sim n$)を生成する適応型積和器137を有している。この適応型積和器137で生成された係数データ W_i は後述する推定予測演算回路127に供給される。

この適応型積和器 137 には、システムコントローラ 101 よりパラメータ g , f の値が供給されると共に、後述する位相情報発生回路 139 よりパラメータ h , v の値が供給される。また、この適応型積和器 137 には、システムコントローラ 101 より積和構造情報 INF が供給され、(7) 式の演算を行うときにはそ

の演算を行うための積和構造となり、また(6)式の演算を行うときにはその演算を行うための積和構造となる。本実施の形態においては、(6)式と(7)式は同じ形をしているので、適応型積和器137は(7)式の演算を行う場合と(6)式の演算を行う場合とで同一の積和構造となる。

ここで、適応型積和器137で、上述したように(7)式によってクラス毎に生成される、(6)式に示す上位層の生成式の係数データ $a_{10} \sim a_{11}$ ($i = 1 \sim n$)は、RAMで構成される上位係数記憶部138に記憶され、(6)式の演算に備えられる。この上位係数記憶部138には、システムコントローラ101より書き込み／読み出し制御信号W／RCSが供給される。本実施の形態においては、(7)式の演算は出力画像信号Voutの垂直プランギング期間で行われ、(6)式の演算はその垂直有効走査期間で行われる。

また、画像信号処理部110は、システムコントローラ101より供給される、変換方法の選択情報および倍率の指定情報に対応した入力画像信号Vinと出力画像信号Voutにおける垂直方向、水平方向の各フィールドにおける画素数の対応関係情報 n/m に基づいて、出力画像信号Voutを構成する単位画素ブロック内の各画素の水平方向、垂直方向の位相情報h, vを発生させる位相情報発生回路139を有している。この位相情報発生回路139は例えばROMテーブルで構成される。

この位相情報発生回路139で発生される各画素の水平方向、垂直方向の位相情報h, vは、それぞれ画素番号(タップ番号)と関連付けられて、適応型積和器137に供給される。なお、位相情報発生回路139からは、入力画像信号Vinの奇数、偶数のフィールドのそれぞれに対応して位相情報h, vが発生される。

例えば、第1の変換方法(1080i)が選択される場合、垂直方向に関して $n/m = 9/4$ であり、水平方向に関して n/m は $9/4$ である(図16参照)。そのため、入力画像信号Vinとしての525i信号の 4×4 の画素ブロックに対して出力画像信号Voutとしての1080i信号の 9×9 の画素ブロックが対応したものとなる。この場合、出力画像信号Voutを構成する単位画素ブロックは 9×9 の画素ブロックということになる。

この場合、位相情報発生回路 139 では、この 9×9 の単位画素ブロック内の各画素について、上述した 525i 信号の 4×4 の画素ブロック内の画素のうち、垂直方向に最も近い位置にある画素（最短画素）までの距離を求めて位相情報 v とすると共に、水平方向に最も近い位置にある画素（最短画素）までの距離を求めて位相情報 h とする。本実施の形態においては、525i 信号の垂直方向の画素間隔が 16、水平方向の画素間隔が 8 とされて、上述の位相情報 h, v が求められる。これは、第 2、第 3 の変換方法が選択される場合も同様である。

ここで、位相情報 v に関しては、 9×9 の単位画素ブロック内の対象画素が最短画素より上方に位置するときは負の値とされ、逆にその対象画素が上述の最短画素より下方に位置するときは正の値とされる。また、位相情報 h に関しては、その対象画素が最短画素より左方に位置するときは負の値とされ、逆にその対象画素が最短画素より右方に位置するときは正の値とされる。これは、第 2、第 3 の変換方法が選択される場合も同様である。

このように、第 1 の変換方法（1080i）が選択される場合、位相情報発生回路 139 では、奇数、偶数のフィールドのそれぞれに対応して、 9×9 の単位画素ブロックを構成する 81 個の画素のそれぞれについての位相情報 h, v が発生される。

また例えば、第 2 の変換方法（XGA）が選択される場合、垂直方向に関して $n/m = 16/5$ であり、水平方向に関して n/m は $8/5$ である（図 19 参照）。そのため、入力画像信号 Vin としての 525i 信号の 5×5 の画素ブロックに対して出力画像信号 Vout としての XGA 信号の 8×16 の画素ブロックが対応したものとなる。この場合、出力画像信号 Vout を構成する単位画素ブロックは 8×16 の画素ブロックということになる。

この場合、位相情報発生回路 139 では、この 8×16 の単位画素ブロック内の各画素について、上述した 525i 信号の 5×5 の画素ブロック内の画素のうち、垂直方向に最も近い位置にある画素（最短画素）までの距離を求めて位相情報 v とすると共に、水平方向に最も近い位置にある画素（最短画素）までの距離を求めて位相情報 h とする。

このように、第2の変換方法（XGA）が選択される場合、位相情報発生回路139では、奇数、偶数のフィールドのそれぞれに対応して、 8×16 の単位画素ブロックを構成する128個の画素のそれぞれについての位相情報 h 、 v が発生される。

また例えば、第3の変換方法（525i）が選択される場合、指定された表示画像の倍率（画像サイズ）に応じて垂直方向および水平方向に関する n/m が一意的に決まる。垂直方向に関して $n/m = nv/mv$ 、水平方向に関して $n/m = nh/mh$ であるとすると、入力画像信号Vinとしての525i信号の $mh \times mv$ の画素ブロックに対して出力画像信号Voutとしての525i信号の $nh \times nv$ の画素ブロックが対応したものとなる。この場合、出力画像信号Voutを構成する単位画素ブロックは $nh \times nv$ の画素ブロックということになる。

この場合、位相情報発生回路139では、この $nh \times nv$ の単位画素ブロック内の各画素について、上述した入力画像信号Vinとしての525i信号の $mh \times mv$ の画素ブロック内の画素のうち、垂直方向に最も近い位置にある画素（最短画素）までの距離を求めて位相情報 v とと共に、水平方向に最も近い位置にある画素（最短画素）までの距離を求めて位相情報 h とする。

このように、第3の変換方法（525i）が選択される場合、位相情報発生回路139では、奇数、偶数のフィールドのそれぞれに対応して、 $nh \times nv$ の単位画素ブロックを構成する各画素についての位相情報 h 、 v が発生される。

また、画像信号処理部110は、適応型積和器137で生成される各位相情報 h 、 v の係数データ W_i （ $i = 1 \sim n$ ）に対応した正規化係数 S を、（8）式によって演算する正規化係数発生回路140を有している。ここで生成された正規化係数 S は、後述する正規化演算回路128に供給されることとなる。

$$S = \sum_{i=1}^n W_i \quad \dots \quad (8)$$

また、画像信号処理部110は、第1のタップ選択回路121で選択的に取り出される予測タップのデータ x_i と、適応型積和器137で生成される係数データ

タ W_i とから、出力画像信号 V_{out} を構成する単位画素ブロック内の各画素のデータを演算する推定予測演算回路 127 を有している。

この推定予測演算回路 127 では、出力画像信号 V_{out} を構成する画素データが単位画素ブロック毎に生成される。すなわち、この推定予測演算回路 127 には、第1のタップ選択回路 121 より単位画素ブロック内の各画素（注目位置の画素）に対応した予測タップのデータ x_i と、適応型積和器 137 よりその単位画素ブロックを構成する各画素に対応した係数データ W_i とが供給され、単位画素ブロックを構成する各画素のデータは、それぞれ個別に上述した（4）式の推定式で演算される。

例えば、推定予測演算回路 127 では、第1の変換方法（1080i）が選択されている場合には、単位画素ブロックを構成する 81 個の画素のデータが順次繰り返し生成され、第2の変換方法（XGA）が選択されている場合には、単位画素ブロックを構成する 128 個の画素のデータが順次繰り返し生成され、さらに第3の変換方法（525i）が選択されている場合には、単位画素ブロックを構成する ($n_h \times n_v$) 個 (n_h, n_v は、表示画像の指定倍率によって変化する) の画素データが順次繰り返し生成される。

また、画像信号処理部 110 は、推定予測演算回路 127 より順次出力される出力画像信号 V_{out} を構成する単位画素ブロック内の各画素のデータ $y_1 \sim y_r$ (P は単位ブロックを構成する画素の個数) を、正規化係数演算部 140 で演算され、それぞれの生成に使用された係数データ W_i ($i = 1 \sim n$) に対応した正規化係数 S で除算して正規化する正規化演算回路 128 を有している。上述せども、適応型積和器 137 で推定式の係数データ W_i を演算して出力する際に丸め処理を行っている。したがって、係数データ W_i は丸め誤差を含むため、この係数データ W_i ($i = 1 \sim n$) の総和が 1.0 になることは保証されない。そのため、推定予測演算回路 127 で演算される各画素のデータ $y_1 \sim y_r$ は、丸め誤差によってレベル変動したものとなる。上述したように、正規化演算回路 128 で正規化することで、その変動を除去できる。

また、画像信号処理部 110 は、正規化演算回路 128 で正規化されて順次供

給される単位画素ブロック内の画素のデータ $y_1' \sim y_r'$ を、第1～第3の変換方法によって特定されるフォーマットで出力して、出力画像信号 V_{out} を得る後処理回路 129 を有している。すなわち、この後処理回路 129 からは、第1の変換方法が選択されている場合には 1080i 信号が出力され、第2の変換方法が選択されている場合には XGA 信号が出力され、さらに第3の変換方法が選択されている場合には 525i 信号が出力される。この後処理回路 129 の動作指定情報は、上述したようにレジスタ 130 より供給される。

次に、画像信号処理部 110 の動作を説明する。

バッファメモリ 109 に記憶されている入力画像信号 V_{in} としての 525i 信号より、第2のタップ選択回路 122 で、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック内の各画素（注目位置の画素）の周辺に位置する空間クラスタップのデータ（画素データ）が選択的に取り出される。この場合、第2のタップ選択回路 122 では、レジスタ 132 より供給される、ユーザによって選択された変換方法、および動きクラス検出回路 125 で検出される動きクラスに対応したタップ位置情報に基づいて、タップの選択が行われる。

この第2のタップ選択回路 122 で選択的に取り出される空間クラスタップのデータは空間クラス検出回路 124 に供給される。この空間クラス検出回路 124 では、空間クラスタップのデータとしての各画素データに対して ADR C 処理が施されて空間クラス（主に空間内の波形表現のためのクラス分類）のクラス情報としての再量子化コード q_i が得られる（（1）式参照）。

また、バッファメモリ 109 に記憶されている入力画像信号 V_{in} としての 525i 信号より、第3のタップ選択回路 123 で、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック内の各画素（注目位置の画素）の周辺に位置する動きクラスタップのデータ（画素データ）が選択的に取り出される。この場合、第3のタップ選択回路 123 では、レジスタ 133 より供給される、ユーザによって選択された変換方法に対応したタップ位置情報に基づいて、タップの選択が行われる。

この第3のタップ選択回路 123 で選択的に取り出される動きクラスタップの

データは動きクラス検出回路 125 に供給される。この動きクラス検出回路 125 では、動きクラスタップのデータとしての各画素データより動きクラス（主に動きの程度を表すためのクラス分類）のクラス情報MVが得られる。

この動き情報MVと上述した再量子化コード q_i はクラス合成回路 126 に供給される。このクラス合成回路 126 では、これら動き情報MVと再量子化コード q_i から、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック毎にその単位画素ブロック内の各画素（注目位置の画素）が属するクラスを示すクラスコード C_L が順次得られる（（3）式参照）。

出力画像信号 V_{out} の垂直プランギング期間において、適応型積和器 137 では、下位係数記憶部 136 より読み出された各クラスの係数種データ $b_{110} \sim b_{118}$ と、システムコントローラ 101 より供給された解像度情報としてのパラメータ g 、 f の値とを用い、（7）式によって、クラス毎に、（6）式に示す上位層の生成式の係数データ $a_{10} \sim a_{18}$ ($i = 1 \sim n$) が生成される。そして、このように適応型積和器 137 でクラス毎に生成される、（6）式に示す上位層の生成式の係数データ $a_{10} \sim a_{18}$ ($i = 1 \sim n$) は、上位係数記憶部 138 に記憶され、垂直有効走査期間で行われる（6）式の演算に備えられる。

そして、出力画像信号 V_{out} の垂直有効走査期間において、上述したようにクラス合成回路 126 で順次得られるクラスコード C_L は、上位係数記憶部 138 に読み出しあドレス情報として供給される。適応型積和器 137 では、この上位係数記憶部 138 より読み出された、クラスコード C_L に対応したクラスの係数データ $a_{10} \sim a_{18}$ と、位相情報発生回路 139 で発生される出力画像信号 V_{out} を構成する単位画素ブロック内の各画素の水平方向、垂直方向の位相情報としてのパラメータ h 、 v の値とを用い、（6）式によって、各画素の位相情報 h 、 v に対応した推定式の係数データ W_i ($i = 1 \sim n$) が順次生成される。

このように適応型積和器 137 で生成された、位相情報発生回路 139 で発生された出力画像信号 V_{out} を構成する単位画素ブロック内の各画素の位相情報 h 、 v に対応した係数データ W_i ($i = 1 \sim n$) は、推定予測演算回路 127 に供給される。また、正規化係数演算部 140 では、上述したように適応型積和器 13

7で順次生成された各画素の位相情報 h, v に対応した係数データ W_i ($i = 1 \sim n$) より正規化係数 S が演算される。このように正規化係数演算部 140 で演算された正規化係数 S は正規化演算回路 128 に供給される。

また、バッファメモリ 109 に記憶されている入力画像信号 V_{in} としての $525i$ 信号より、第1のタップ選択回路 121 で、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック内の各画素（注目位置の画素）の周辺に位置する予測タップのデータ（画素データ）が選択的に取り出される。この場合、第1のタップ選択回路 121 では、レジスタ 131 より供給される、ユーザによって選択された変換方法に対応したタップ位置情報に基づいて、タップの選択が行われる。この第1のタップ選択回路 121 で選択的に取り出される予測タップのデータ x_i は推定予測演算回路 127 に供給される。

推定予測演算回路 127 では、予測タップのデータ x_i と、適応型積和器 137 で生成された各位相情報 h, v における係数データ W_i とから、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック内の各画素のデータ $y_1 \sim y_n$ が順次繰り返し演算される（（4）式参照）。そして、この推定予測演算回路 127 より順次出力される出力画像信号 V_{out} を構成する単位画素ブロック内の各画素のデータ $y_1 \sim y_n$ は正規化演算回路 128 に供給される。

この正規化演算回路 128 には、上述したように正規化係数演算部 140 で演算された正規化係数 S 、つまり推定予測演算回路 127 より出力されるデータ $y_1 \sim y_n$ の演算に使用された係数データ W_i に対応した正規化係数 S が供給される。正規化演算回路 128 では、推定予測演算回路 127 より出力されるデータ $y_1 \sim y_n$ がそれぞれ対応する正規化係数 S で除算されて正規化される。これにより、係数種データを用いて生成式（（7）式、（6）式参照）で推定式（（4）式参照）の係数データ W_i を求める際の丸め誤差によるデータ $y_1 \sim y_n$ のレベル変動が除去される。

このように正規化演算回路 128 で正規化されて順次出力される単位画素ブロック内の各画素のデータ $y_1' \sim y_n'$ は後処理回路 129 に供給される。この後処理回路 129 では、データ $y_1' \sim y_n'$ が第1～第3の変換方法によって特定

されるフォーマットで出力され、出力画像信号Voutとして、第1の変換方法が選択されている場合には1080i信号が outputされ、第2の変換方法が選択されている場合にはXGA信号が outputされ、さらに第3の変換方法が選択されている場合には525i信号が outputされる。

図2は、上述した画像信号処理部110における各部の演算タイミングを示している。

すなわち、出力画像信号Voutの垂直プランキング期間では、適応型積和器137で、下位係数記憶部136より読み出される各クラスの係数種データ $b_{110} \sim b_{118}$ と、システムコントローラ101（図1参照）から供給される解像度情報としてのパラメータg, fの値とを用いて、下位層の生成式（（7）式）の演算が行われ、クラス毎に、上位層の生成式（（6）式）の係数データ $a_{10} \sim a_{18}$ が生成され、このクラス毎の係数データ $a_{10} \sim a_{18}$ は上位係数記憶部138に記憶される。

また、出力画像信号Voutの垂直有効走査期間では、適応型積和演算器13で、上位係数記憶部138より読み出される、クラスコードCLに対応したクラスの係数データ $a_{10} \sim a_{18}$ と、位相情報発生回路139で発生される出力画像信号Voutを構成する単位画素ブロック内の各画素の位相情報としてのパラメータh, vの値とを用い、上位層の生成式（（6）式）の演算が行われ、出力画像信号Voutを構成する単位画素ブロック内の各画素にそれぞれ対応した推定式の係数データWiが生成される。

そして、この出力画像信号Voutの垂直有効走査期間では、推定予測演算回路127で、上述したように適応型積和器137で順次生成される係数データWiを用いて、出力画像信号Voutを構成する単位画素ブロック内の各画素のデータ $y_1 \sim y_7$ が演算され、さらに正規化演算回路128で、正規化係数Sを用いて、各画素のデータ $y_1 \sim y_7$ の正規化が行われて、正規化された各画素のデータ $y_1' \sim y_7'$ が得られる。

上述したように、適応型積和器137では、下位係数記憶部136より読み出される各クラスの係数種データ $b_{110} \sim b_{118}$ と、システムコントローラ101よ

り供給される解像度情報としてのパラメータ g , f の値と、位相情報発生回路 139 で発生される位相情報としてのパラメータ h , v の値とを用い、クラス合成回路 126 で得られるクラスコード CL に対応したクラスに対応し、かつパラメータ g , f , h , v の値に対応した推定式の係数データ W_i が生成され、推定予測演算回路 127 ではこの係数データ W_i を用いて出力画像信号 V_{out} を構成する単位画素ブロック内の各画素のデータ $y_1 \sim y_n$ が演算される。

したがって、1080i 信号や XGA 信号へのフォーマット変換、さらには種々の画像サイズへの変換を行う場合、さらには出力画像信号 V_{out} による画像の解像度を多段階に調整可能とする場合に、大量の係数データを格納しておくメモリを不要とできる。

また、適応型積和器 137 では、垂直プランギング期間で、各クラスの係数種データ $b_{1,0} \sim b_{1,8}$ とパラメータ g , f の値とを用い、下位層の生成式（（7）式）によって、クラス毎に、上位層の生成式（（6）式）の係数データ $a_{1,0} \sim a_{1,8}$ を生成し、その後の垂直有効走査期間で、上位係数記憶部 138 より読み出されるクラスコード CL に対応したクラスの係数データ $a_{1,0} \sim a_{1,8}$ とパラメータ h , v の値とを用い、上位層の生成式によって、当該クラスに対応し、かつパラメータ g , f , h , v の値に対応した推定式の係数データ W_i を生成するものである。

したがって、適応型積和器 137 における各ステップの演算は、（5）式ではなく、（7）式または（6）式の演算であり、1ステップ毎の演算処理を圧縮でき、ハードウェアの規模縮小を図ることができる。また、（7）式および（6）式の双方の演算を適応型積和器 137 で時分割的に行うものであり、ハードウェアの有効利用を図ることができる。

また、上位層の生成式（（6）式）にはパラメータ h , v が含まれ、下位層の生成式（（7）式）には、パラメータ g , f が含まれるようにしたので、下位層の生成式（（7）式）演算は垂直プランギング期間で、上位層の生成式（（6）式）の係数データ $a_{1,0} \sim a_{1,8}$ を生成する際に行うだけで済み、下位層の生成式の演算を少なく抑えることができる。

上述したように、下位係数記憶部 136 には、下位層の生成式（（7）式）の

係数データである係数種データが、クラス毎に、記憶されている。この係数種データは、予め学習によって生成されたものである。

この係数種データの生成方法の一例について説明する。この例は、未階層状態の生成式（（5）式）の係数データ $w_{1,0} \sim w_{1,80}$ ($i = 1 \sim n$) を求め、さらにこの係数データ $w_{1,0} \sim w_{1,80}$ を用いて、下位層の生成式（（7）式）の係数データ $b_{1,0} \sim b_{1,8}$ ($i = 1 \sim n, j = 0 \sim 8$) を求めるものである。

まず、未階層状態の生成式（（5）式）の係数データ $w_{1,0} \sim w_{1,80}$ を求める。ここで、以下の説明のため、 $g^0 f^0 v^0 h^0$, $g^0 f^0 v^0 h^1$, $g^0 f^0 v^0 h^2$, \dots , $g^2 f^2 v^2 h^1$, $g^2 f^2 v^2 h^2$ を、それぞれ t_0 , t_1 , t_2 , \dots , t_{19} , t_{20} と定義する。これにより、（5）式は、（9）式のように書き換えられる。

$$W_i = \sum_{j=0}^{80} w_{i,j} t_j \quad \dots \quad (9)$$

最終的に、学習によって未定係数 $w_{1,1}$ を求める。すなわち、クラス毎に、生徒信号の画素データと教師信号の画素データとを用いて、二乗誤差を最小にする係数値を決定する。いわゆる最小二乗法による解法である。学習数を m 、 k ($1 \leq k \leq m$) 番目の学習データにおける残差を e_k 、二乗誤差の総和を E とすると、（4）式および（5）式を用いて、 E は（10）式で表される。ここで、 $x_{i,k}$ は生徒画像の i 番目の予測タップ位置における k 番目の画素データ、 $y_{i,k}$ はそれに対応する教師画像の k 番目の画素データを表している。

$$\begin{aligned}
 E &= \sum_{k=1}^m e_k^2 \\
 &= \sum_{k=1}^m [y_k - (W_1 x_{1k} + W_2 x_{2k} + \dots + W_n x_{nk})]^2 \\
 &= \sum_{k=1}^m \{y_k - [(t_0 w_{1,0} + t_1 w_{1,1} + \dots + t_{80} w_{1,80}) x_{1k} + \dots \\
 &\quad \dots + (t_0 w_{n,0} + t_1 w_{n,1} + \dots + t_{80} w_{n,80}) x_{nk}]\}^2 \\
 &= \sum_{k=1}^m \{y_k - [(w_{1,0} + w_{1,1}h + \dots + w_{1,80}g^2 f^2 v^2 h^2) x_{1k} + \dots \\
 &\quad \dots + (w_{n,0} + w_{n,1}h + \dots + w_{n,80}g^2 f^2 v^2 h^2) x_{nk}]\}^2 \\
 &\quad \dots \quad (10)
 \end{aligned}$$

最小二乗法による解法では、(10)式の $w_{i,j}$ による偏微分が 0 になるような $w_{i,j}$ を求める。これは、(11)式で示される。

$$\frac{\partial E}{\partial w_{i,j}} = \sum_{k=1}^m 2 \left(\frac{\partial e_k}{\partial w_{i,j}} \right) e_k = - \sum_{k=1}^m 2 t_j x_{ik} e_k = 0$$

$$\dots \quad (11)$$

以下、(12)式、(13)式のように、 $X_{i,p,j,q}$ 、 $Y_{i,p}$ を定義すると、(11)式は、行列を用いて(14)式のように書き換えられる。

$$X_{i,p,j,q} = \sum_{k=1}^m x_{ik} t_p x_{jk} t_q \quad \dots \quad (12)$$

$$Y_{i,p} = \sum_{k=1}^m x_{ik} t_p y_k \quad \dots \quad (13)$$

$$\begin{bmatrix}
 X_{1,0,1,0} & X_{1,0,1,1} & X_{1,0,1,2} & \cdots & X_{1,0,1,80} & X_{1,0,2,0} & \cdots & X_{1,0,n,80} \\
 X_{1,1,1,0} & X_{1,1,1,1} & X_{1,1,1,2} & \cdots & X_{1,1,1,80} & X_{1,1,2,0} & \cdots & X_{1,1,n,80} \\
 X_{1,2,1,0} & X_{1,2,1,1} & X_{1,2,1,2} & \cdots & X_{1,2,1,80} & X_{1,2,2,0} & \cdots & X_{1,2,n,80} \\
 \vdots & \vdots & \vdots & \ddots & \vdots & \vdots & \ddots & \vdots \\
 X_{1,80,1,0} & X_{1,80,1,1} & X_{1,80,1,2} & \cdots & X_{1,80,1,80} & X_{1,80,2,0} & \cdots & X_{1,80,n,80} \\
 X_{2,0,1,0} & X_{2,0,1,1} & X_{2,0,1,2} & \cdots & X_{2,0,1,80} & X_{2,0,2,0} & \cdots & X_{2,0,n,80} \\
 \vdots & \vdots & \vdots & \ddots & \vdots & \vdots & \ddots & \vdots \\
 X_{n,80,1,0} & X_{n,80,1,1} & X_{n,80,1,2} & \cdots & X_{n,80,1,80} & X_{n,80,2,0} & \cdots & X_{n,80,n,80}
 \end{bmatrix} = \begin{bmatrix} w_{1,0} \\ w_{1,1} \\ w_{1,2} \\ \vdots \\ w_{1,80} \\ w_{2,0} \\ \vdots \\ w_{n,80} \end{bmatrix} = \begin{bmatrix} Y_{1,0} \\ Y_{1,1} \\ Y_{1,2} \\ \vdots \\ Y_{1,80} \\ Y_{2,0} \\ \vdots \\ Y_{n,80} \end{bmatrix}$$

(14)

この方程式は一般に正規方程式と呼ばれている。この正規方程式は、掃き出し法 (Gauss-Jordanの消去法) 等を用いて、 $w_{1,1}$ について解かれ、未階層状態の生成式 ((5) 式) の係数データ $w_{1,0} \sim w_{1,80}$ ($i = 1 \sim n$) が算出される。

図3は、係数データ $w_{1,0} \sim w_{1,80}$ の生成方法の概念を示している。

教師信号としてのHD信号 (1 0 5 0 i 信号) から生徒信号としてのSD信号 (5 2 5 i 信号) を生成する。図4は、5 2 5 i 信号と1 0 5 0 i 信号の画素位置関係を示している。ここで、大きなドットが5 2 5 i 信号の画素であり、小さなドットが1 0 5 0 i 信号の画素である。また、奇数フィールドの画素位置を実線で示し、偶数フィールドの画素位置を破線で示している。

この場合、HD信号からSD信号を生成する際に使用するフィルタの水平帯域と垂直帯域を可変するパラメータ g, f をそれぞれ9段階に可変して、合計81種類のSD信号を生成する。また、上述したように生成される81種類のSD信号のそれぞれに対して、その位相を垂直方向に8段階、水平方向に4段階にシフトさせ、合計 81×32 種類のSD信号を生成する。

図5は、垂直方向への8段階の位相シフト状態V1～V8を示している。ここでは、SD信号の垂直方向の画素間隔は16であり、下方向が正の方向とされている。また、「o」は奇数フィールドを、「e」は偶数フィールドを表している。

V1の状態はSD信号のシフト量が0とされたものであり、この場合、HD信

号の画素は、SD信号の画素に対して、4, 0, -4, -8の位相を持つようになる。V2の状態はSD信号のシフト量が1とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、7, 3, -1, -5の位相を持つようになる。V3の状態はSD信号のシフト量が2とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、6, 2, -2, -6の位相を持つようになる。V4の状態はSD信号のシフト量が3とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、5, 1, -3, -7の位相を持つようになる。

V5の状態はSD信号のシフト量が4とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、4, 0, -4, -8の位相を持つようになる。V6の状態はSD信号のシフト量が5とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、7, 3, -1, -5の位相を持つようになる。V7の状態はSD信号のシフト量が6とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、6, 2, -2, -6の位相を持つようになる。V8の状態はSD信号のシフト量が7とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、5, 1, -3, -7の位相を持つようになる。

図6は、水平方向への4段階の位相シフト状態H1～H4を示している。ここでは、SD信号の水平方向の画素間隔は8であり、右方向が正の方向とされている。

H1の状態はSD信号のシフト量が0とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、0, -4の位相を持つようになる。H2の状態はSD信号のシフト量が1とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、3, -1の位相を持つようになる。H3の状態はSD信号のシフト量が2とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、2, -2の位相を持つようになる。さらに、H4の状態はSD信号のシフト量が3とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、1, -3の位相を持つようになる。

図7は、上述したように垂直方向に8段階、水平方向に4段階にシフトさせて得られた32種類のSD信号に関し、SD信号の画素を中心とした場合のHD信号の画素の位相を示している。すなわち、SD信号の画素に対して、HD信号の画素は、図中の●で示す位相($h = -4, v = -8 \sim h = 3, v = 7$)を持つようになる。

図3に戻って、上述したようにSD信号を得る際のパラメータ g, f をそれぞれ9段階に可変すると共に、そのSD信号を垂直方向に8段階、水平方向に4段階にシフトさせて得られた、合計 81×32 種類のSD信号とHD信号との間で学習を行って係数データ $w_{1,0} \sim w_{1,80}$ を生成する。

図8は、上述した概念で係数データ $w_{1,0} \sim w_{1,80}$ を生成し、その係数データ $w_{1,0} \sim w_{1,80}$ より下位層の生成式(7式)の係数データ $b_{1,0} \sim b_{1,80}$ を係数種データとして得る係数種データ生成装置150の構成を示している。

この係数種データ生成装置150は、教師信号としてのHD信号(1050i信号)が入力される入力端子151と、このHD信号に対して水平および垂直の間引き処理を行って、生徒信号としてのSD信号を得るSD信号生成回路152Aを有している。このSD信号生成回路152Aには、パラメータ g, f が制御信号として供給される。このパラメータ g, f の値に対応して、HD信号からSD信号を生成する際に使用するフィルタの水平帯域と垂直帯域とがそれぞれ9段階に可変される。ここで、フィルタの詳細について、いくつかの例を示す。

例えば、フィルタを、水平帯域を制限する帯域フィルタと垂直帯域を制限する帯域フィルタとから構成することが考えられる。この場合、図9に示すように、パラメータ g または f の段階的な値に対応した周波数特性を設計し、逆フーリエ変換をすることにより、パラメータ g または f の段階的な値に対応した周波数特性を持つ1次元フィルタを得ることができる。

また例えば、フィルタを、水平帯域を制限する1次元ガウシアンフィルタと垂直帯域を制限する1次元ガウシアンフィルタとから構成することが考えられる。この1次元ガウシアンフィルタは(15式)で示される。この場合、パラメータ g または f の段階的な値に対応して標準偏差 σ の値を段階的に変えることにより、

パラメータ g または f の段階的な値に対応した周波数特性を持つ 1 次元ガウシアンフィルタを得ることができる。

$$O \ u \ t = \frac{1.0}{\sigma \sqrt{2.0\pi}} e^{-\frac{(4.0x-37)^2}{2.0\sigma^2}}$$

・・・ (15)

また例えば、フィルタを、パラメータ g 、 f の両方で水平および垂直の周波数特性が決まる 2 次元フィルタ F (g 、 f) で構成することが考えられる。この 2 次元フィルタの生成方法は、上述した 1 次元フィルタと同様に、パラメータ g 、 f の段階的な値に対応した 2 次元周波数特性を設計し、2 次元の逆フーリエ変換をすることにより、パラメータ g 、 f の段階的な値に対応した 2 次元周波数特性を持つ 2 次元フィルタを得ることができる。

また、図 8 に戻って、係数種データ生成装置 150 は、SD 信号生成回路 152A で得られた SD 信号の位相をシフトする位相シフト回路 152B を有している。位相シフト回路 152B には垂直方向および水平方向への位相シフト値を指定するパラメータ H 、 V が入力され、この位相シフト回路 152B では入力される SD 信号の位相が垂直方向に 8 段階、水平方向に 4 段階にシフトされる。

この位相シフト回路 152B は、例えば $\sin x / x$ の特性のフィルタで構成されるが、その他の位相シフトが可能な別のフィルタを用いてもよい。他のフィルタ例として、オーバーサンプリングフィルタから欲しい位相だけ抜き出す方法等が挙げられる。

上述したように SD 信号生成回路 152A では HD 信号から SD 信号を生成する際に使用するフィルタの水平帯域と垂直帯域とがそれぞれ 9 段階に可変され、また位相シフト回路 152B では SD 信号生成回路 152A で生成される SD 信号の位相が垂直方向に 8 段階、水平方向に 4 段階にシフトされることから、結果として位相シフト回路 152B からは、 81×32 種類の SD 信号が得られることとなる。

また、係数種データ生成装置 150 は位相シフト回路 152B より出力される

SD信号より、HD信号（1050i信号）における注目位置の周辺に位置する複数のSD画素のデータを選択的に取り出して出力する第1～第3のタップ選択回路153～155を有している。

これら第1～第3のタップ選択回路153～155は、上述した画像信号処理部110の第1～第3のタップ選択回路121～123と同様に構成される。これら第1～第3のタップ選択回路153～155で選択されるタップは、タップ選択制御回路156からのタップ位置情報によって指定される。また、タップ選択制御回路156には後述する動きクラス検出回路158より出力される動きクラスのクラス情報MVが供給される。これにより、第2のタップ選択回路154に供給されるタップ位置情報が動きが大きいか小さいかによって異なるようにされる。

また、係数種データ生成装置150は、第2のタップ選択回路154で選択的に取り出される空間クラスタップのデータ（SD画素データ）のレベル分布パターンを検出し、このレベル分布パターンに基づいて空間クラスを検出し、そのクラス情報を出力する空間クラス検出回路157を有している。この空間クラス検出回路157は、上述した画像信号処理部110の空間クラス検出回路124と同様に構成される。この空間クラス検出回路157からは、空間クラスタップのデータとしての各SD画素データ毎の再量子化コード q_i が空間クラスを示すクラス情報として出力される。

また、係数種データ生成装置150は、第3のタップ選択回路155で選択的に取り出される動きクラスタップのデータ（SD画素データ）より、主に動きの程度を表すための動きクラスを検出し、そのクラス情報MVを出力する動きクラス検出回路158を有している。この動きクラス検出回路158は、上述した画像信号処理部110の動きクラス検出回路125と同様に構成される。この動きクラス検出回路158では、第3のタップ選択回路155で選択的に取り出される動きクラスタップのデータ（SD画素データ）からフレーム間差分が算出され、さらにその差分の絶対値の平均値に対してしきい値処理が行われて動きの指標である動きクラスが検出される。

また、係数種データ生成装置150は、空間クラス検出回路157より出力される空間クラスのクラス情報としての再量子化コード q_i と、動きクラス検出回路158より出力される動きクラスのクラス情報MVに基づき、HD信号(1050i信号)における注目位置の画素データが属するクラスを示すクラスコードCLを得るためのクラス合成回路159を有している。このクラス合成回路159も、上述した画像信号処理部110のクラス合成回路126と同様に構成される。

また、係数種データ生成装置150は、入力端子151に供給されるHD信号より得られる注目位置の画素データとしての各HD画素データ y と、この各HD画素データ y にそれぞれ対応して第1のタップ選択回路153で選択的に取り出される予測タップのデータ(SD画素データ) x_i と、各HD画素データ y にそれぞれ対応してクラス合成回路159より出力されるクラスコードCLと、フィルタの水平帯域と垂直帯域を可変するパラメータ g, f と、垂直方向および水平方向への位相シフト値のパラメータ H, V とから、各クラス毎に、係数データ $w_{1,0} \sim w_{1,80}$ を得るための正規方程式((14)式参照)を生成する正規方程式生成部160を有している。

この場合、1個のHD画素データ y とそれに対応する n 個の予測タップ画素データとの組み合わせで学習データが生成される。その際、SD信号生成回路152Aへのパラメータ g, f および位相シフト回路152Bへのパラメータ H, V が順次変更されていき、水平および垂直の帯域、並びに水平および垂直の位相シフト値が段階的に変化した 81×32 種類のSD信号が生成されていく。これにより、正規方程式生成部160では、パラメータ g, f, h, v の値の各組み合わせに対してそれぞれ多くの学習データが登録された正規方程式が生成される。このように複数種類のSD信号を順次生成して学習データを登録することで、多段階の解像度および任意位相の画素データを得るための係数データ $w_{1,0} \sim w_{1,80}$ を求めることが可能となる。

なお、図示せずも、第1のタップ選択回路153の前段に時間合わせ用の遅延回路を配置することで、この第1のタップ選択回路153から正規方程式生成部

160に供給されるSD画素データ x_i のタイミング合わせを行うことができる。

また、係数種データ生成装置150は、正規方程式生成部160でクラス毎に生成された正規方程式のデータが供給され、クラス毎に正規方程式を解いて、各クラスの係数データ $w_{1,0} \sim w_{1,10}$ を求める係数データ決定部161と、この求められた未階層状態の生成式（（5）式）の係数データ $w_{1,0} \sim w_{1,10}$ より、クラス毎に、下位層の生成式（（7）式）の係数データ $b_{1,0} \sim b_{1,10}$ を求める係数演算部162と、この各クラスの係数データ $b_{1,0} \sim b_{1,10}$ を係数種データとして記憶する係数種メモリ163とを有している。係数データ決定部161では、正規方程式が例えば掃き出し法などによって解かれて、係数データ $w_{1,0} \sim w_{1,10}$ が求められる。

図8に示す係数種データ生成装置150の動作を説明する。

入力端子151には教師信号としてのHD信号（1050i信号）が供給され、そしてこのHD信号に対してSD信号生成回路152Aで水平および垂直の間引き処理が行われて生徒信号としてのSD信号（525i信号）が生成される。この場合、SD信号生成回路152Aにはパラメータ g, f が制御信号として供給され、水平および垂直の帯域が段階的に変化した81種類のSD信号が順次生成されていく。

また、この81種類のSD信号が位相シフト回路152Bに供給され、各SD信号の位相が垂直方向に8段階、水平方向に4段階にシフトされる（図5、図6参照）。したがって、この位相シフト回路152Bからは、 81×32 種類のSD信号が順次出力される。

これら複数種類のSD信号より、第2のタップ選択回路154で、HD信号における注目位置の周辺に位置する空間クラスタップのデータ（SD画素データ）が選択的に取り出される。この第2のタップ選択回路154では、タップ選択制御回路156より供給される、動きクラス検出回路158で検出される動きクラスに対応したタップ位置情報に基づいて、タップの選択が行われる。

この第2のタップ選択回路154で選択的に取り出される空間クラスタップのデータ（SD画素データ）は空間クラス検出回路157に供給される。この空間

クラス検出回路 157 では、空間クラスタップのデータとしての各 SD 画素データに対して ADR C 处理が施されて空間クラス（主に空間内の波形表現のためのクラス分類）のクラス情報としての再量子化コード q_i が得られる（（1）式参照）。

また、位相シフト回路 152B より出力される複数種類の SD 信号より、第 3 のタップ選択回路 155 で、HD 信号における注目位置の周辺に位置する動きクラスタップのデータ（SD 画素データ）が選択的に取り出される。この場合、第 3 のタップ選択回路 155 では、タップ選択制御回路 156 より供給されるタップ位置情報に基づいて、タップの選択が行われる。

この第 3 のタップ選択回路 155 で選択的に取り出される動きクラスタップのデータ（SD 画素データ）は動きクラス検出回路 158 に供給される。この動きクラス検出回路 158 では、動きクラスタップのデータとしての各 SD 画素データより動きクラス（主に動きの程度を表すためのクラス分類）のクラス情報 MV が得られる。

この動き情報 MV と上述した再量子化コード q_i はクラス合成回路 159 に供給される。このクラス合成回路 159 では、これら動き情報 MV と再量子化コード q_i を用いて、HD 信号における注目位置の画素データが属するクラスを示すクラスコード CL が得られる（（3）式参照）。

また、位相シフト回路 152B より出力される複数種類の SD 信号より、第 1 のタップ選択回路 153 で、HD 信号における注目位置の周辺に位置する予測タップのデータ（SD 画素データ）が選択的に取り出される。この場合、第 1 のタップ選択回路 153 では、タップ選択制御回路 156 より供給されるタップ位置情報に基づいて、タップの選択が行われる。

そして、入力端子 151 に供給される HD 信号より得られる注目位置の画素データとしての各 HD 画素データ y と、この各 HD 画素データ y にそれぞれ対応して第 1 のタップ選択回路 153 で選択的に取り出される予測タップのデータ（SD 画素データ） x_i と、各 HD 画素データ y にそれぞれ対応してクラス合成回路 159 より出力されるクラスコード CL と、フィルタの水平帯域と垂直帯域を可

変するパラメータ g , f と、垂直方向および水平方向への位相シフト値のパラメータ H , V とから、正規方程式生成部 160 では、各クラス毎に、係数データ $w_{1,0} \sim w_{1,80}$ を生成するための正規方程式（（14）式参照）が生成される。

そして、係数データ決定部 161 でその正規方程式が解かれ、クラス毎に、未階層状態の生成式（（5）式）の係数データ $w_{1,0} \sim w_{1,80}$ が求められる。さらに、この各クラスの係数データ $w_{1,0} \sim w_{1,80}$ が係数演算部 162 に供給される。この係数演算部 162 では、クラス毎に、係数データ $w_{1,0} \sim w_{1,80}$ より、上位層の生成式（（6）式）と下位層の生成式（（7）式）との関係に基づいて、下位層の生成式（（7）式）の係数データ $b_{1,0} \sim b_{1,8}$ を決定する。その係数データ $b_{1,0} \sim b_{1,8}$ は、係数種データとして、クラス別にアドレス分割された係数種メモリ 163 に記憶される。

このように、図 8 に示す係数種データ生成装置 150 においては、図 1 の画像信号処理部 110 の下位係数記憶部 136 に記憶される各クラスの係数種データ $b_{1,0} \sim b_{1,8}$ を生成することができる。

次に、係数種データの生成方法の他の例について説明する。この例は、パラメータ g , f , h , v の値の組み合わせ毎に、（4）式の推定式の係数データ W_i ($i = 1 \sim n$) を求め、この各組み合わせの係数データ W_i を用いて、未階層状態の生成式（（5）式）の係数データ $w_{1,0} \sim w_{1,80}$ ($i = 1 \sim n$) を求め、さらにこの係数データ $w_{1,0} \sim w_{1,80}$ を用いて、下位層の生成式（（7）式）の係数データ $b_{1,0} \sim b_{1,8}$ ($i = 1 \sim n$, $j = 0 \sim 8$) を求めるものである。

図 10 は、この例における、係数データ $w_{1,0} \sim w_{1,80}$ の生成方法の概念を示している。上述した係数種データの生成方法の一例と同様に、HD 信号から SD 信号を生成する際に使用するフィルタの水平帯域と垂直帯域を可変するパラメータ g , f をそれぞれ 9 段階に可変して 81 種類の SD 信号を得ると共に、この 81 種類の SD 信号のそれぞれに対してその位相を垂直方向に 8 段階、水平方向に 4 段階にシフトさせ、合計 81×32 種類の SD 信号を順次生成する。

そして、各 SD 信号と HD 信号との間で学習を行って、パラメータ g , f , h , v の組み合わせ毎に、（4）式の推定式の係数データ W_i を生成する。そして、

各組み合わせの係数データ W_i を使用して係数種データを生成する。

まず、推定式の係数データの求め方を説明する。ここでは、(4)式の推定式の係数データ W_i ($i = 1 \sim n$) を最小二乗法により求める例を示すものとする。一般化した例として、 X を入力データ、 W を係数データ、 Y を予測値として、(16)式の観測方程式を考える。この(16)式において、 m は学習データの数を示し、 n は予測タップの数を示している。

$$XW = Y \quad \dots \quad (16)$$

$$X = \begin{bmatrix} x_{11} & x_{12} & \cdots & x_{1n} \\ x_{21} & x_{22} & \cdots & x_{2n} \\ \cdots & \cdots & \cdots & \cdots \\ x_{m1} & x_{m2} & \cdots & x_{mn} \end{bmatrix}, \quad W = \begin{bmatrix} W_1 \\ W_2 \\ \cdots \\ W_n \end{bmatrix}, \quad Y = \begin{bmatrix} y_1 \\ y_2 \\ \cdots \\ y_m \end{bmatrix}$$

(16)式の観測方程式により収集されたデータに最小二乗法を適用する。この(16)式の観測方程式をもとに、(17)式の残差方程式を考える。

$$XW = Y + E, \quad E = \begin{bmatrix} e_1 \\ e_2 \\ \cdots \\ e_m \end{bmatrix} \quad \dots \quad (17)$$

(17)式の残差方程式から、各 W_i の最確値は、(18)式の e^2 を最小にする条件が成り立つ場合と考えられる。すなわち、(19)式の条件を考慮すればよいわけである。

$$e^2 = \sum_{i=1}^m e_i^2 \quad \dots \quad (18)$$

$$e_1 \frac{\partial e_1}{\partial W_1} + e_2 \frac{\partial e_2}{\partial W_1} + \cdots + e_m \frac{\partial e_m}{\partial W_1} = 0 \quad (i=1, 2, \dots, n) \quad \dots \quad (19)$$

つまり、(19)式の i に基づく n 個の条件を考え、これを満たす、 $W_1, W_2,$

・・・、 W_i を算出すればよい。そこで、(17) 式の残差方程式から、(20) 式が得られる。さらに、(20) 式と(16) 式とから、(21) 式が得られる。

$$\frac{\partial e_i}{\partial W_1} = x_{i1}, \frac{\partial e_i}{\partial W_2} = x_{i2}, \dots, \frac{\partial e_i}{\partial W_n} = x_{in} (i=1, 2, \dots, m)$$

・・・ (20)

$$\sum_{i=1}^m e_i x_{i1} = 0, \sum_{i=1}^m e_i x_{i2} = 0, \dots, \sum_{i=1}^m e_i x_{in} = 0$$

・・・ (21)

そして、(17) 式と(21) 式とから、(22) 式の正規方程式が得られる。

$$\begin{cases} \left(\sum_{j=1}^m x_{j1} x_{j1} \right) W_1 + \left(\sum_{j=1}^m x_{j1} x_{j2} \right) W_2 + \dots + \left(\sum_{j=1}^m x_{j1} x_{jn} \right) W_n = \left(\sum_{j=1}^m x_{j1} y_j \right) \\ \left(\sum_{j=1}^m x_{j2} x_{j1} \right) W_1 + \left(\sum_{j=1}^m x_{j2} x_{j2} \right) W_2 + \dots + \left(\sum_{j=1}^m x_{j2} x_{jn} \right) W_n = \left(\sum_{j=1}^m x_{j2} y_j \right) \\ \dots \\ \left(\sum_{j=1}^m x_{jn} x_{j1} \right) W_1 + \left(\sum_{j=1}^m x_{jn} x_{j2} \right) W_2 + \dots + \left(\sum_{j=1}^m x_{jn} x_{jn} \right) W_n = \left(\sum_{j=1}^m x_{jn} y_j \right) \end{cases}$$

・・・ (22)

(22) 式の正規方程式は、未知数の数 n と同じ数の方程式を立てることが可能であるので、各 W_i の最確値を求めることができる。この場合、掃き出し法等を用いて連立方程式を解くことになる。

次に、パラメータ g, f, h, v の値の組み合わせ毎に生成された(4)式の推定式の係数データ W_i ($i = 1 \sim n$) を使用しての、未階層状態の生成式

(5) 式) の係数データ $w_{i,0} \sim w_{i,10}$ の求め方を説明する。

あるパラメータ g, f, h, v の値に対応した、あるクラスの推定式の係数データが、 $k_{eff,vi}$ となったとする。ここで、 i は予測タップの番号である。この $k_{eff,vi}$ から、このクラスの未階層状態の生成式の係数データ $w_{i,0} \sim w_{i,10}$ を求める。

係数データ W_i ($i = 1 \sim n$) は、係数種データ $w_{i,0} \sim w_{i,10}$ を使って、上述した(5)式で表現される。ここで、係数データ W_i に対して最小二乗法を使用することを考えると、残差は、(23)式で表される。

$$e_{gfhvi} = k_{gfhvi} - (w_{i,0} + w_{i,1}h + \dots + w_{i,80}g^2f^2v^2h^2)$$

$$= k_{gfhvi} - \sum_{j=0}^{80} w_{i,j}t_j \quad \dots \quad (23)$$

ここで、 $t_0, t_1, t_2, \dots, t_{79}, t_{80}$ は、それぞれ $g^0f^0v^0h^0, g^0f^0v^0h^1, g^0f^0v^0h^2, \dots, g^2f^2v^2h^1, g^2f^2v^2h^2$ である。 (23) 式に最小二乗法を作用させると、 (24) 式が得られる。

$$\begin{aligned} \frac{\partial}{\partial w_{i,j}} &= \sum_g \sum_f \sum_h \sum_v (e_{gfhvi})^2 = \sum_g \sum_f \sum_h \sum_v 2 \left(\frac{\partial e_{gfhvi}}{\partial w_{i,j}} \right) e_{gfhvi} \\ &= - \sum_g \sum_f \sum_h \sum_v 2 t_j e_{gfhvi} \\ &= 0 \quad \dots \quad (24) \end{aligned}$$

ここで、 $X_{j,k}, Y_j$ をそれぞれ (25) 式、 (26) 式のように定義すると、 (24) 式は (27) 式のように書き換えられる。この (27) 式も正規方程式であり、この式を掃き出し法等の一般解法で解くことにより、係数データ $w_{i,0} \sim w_{i,80}$ を算出することができる。

$$X_{j,k} = \sum_g \sum_f \sum_h \sum_v t_j t_k \quad \dots \quad (25)$$

$$Y_j = \sum_g \sum_f \sum_h \sum_v t_j k_{gfhvi} \quad \dots \quad (26)$$

$$\begin{bmatrix} X_{0,0} & X_{0,1} & \dots & X_{0,80} \\ X_{1,0} & X_{1,1} & \dots & X_{1,80} \\ \vdots & \vdots & \ddots & \vdots \\ X_{80,0} & X_{80,1} & \dots & X_{80,80} \end{bmatrix} \begin{bmatrix} w_{i,0} \\ w_{i,1} \\ \vdots \\ w_{i,80} \end{bmatrix} = \begin{bmatrix} Y_0 \\ Y_1 \\ \vdots \\ Y_{80} \end{bmatrix} \quad \dots \quad (27)$$

図11は、上述した概念で係数データ $w_{i,0} \sim w_{i,80}$ を生成し、その係数データ

$w_{1,0} \sim w_{1,80}$ より下位層の生成式（（7）式）の係数データ $b_{1,0} \sim b_{1,80}$ を得る係数種データ生成装置 150' の構成を示している。この図 11において、図 8 と対応する部分には同一符号を付し、その詳細説明は省略する。

係数種データ生成装置 150' は、正規方程式生成部 171 を有している。この正規方程式生成部 171 は、入力端子 151 に供給される HD 信号より得られる注目位置の画素データとしての各 HD 画素データ y と、この各 HD 画素データ y にそれぞれ対応して第 1 のタップ選択回路 153 で選択的に取り出される予測タップのデータ（SD 画素データ） x_i と、各 HD 画素データ y にそれぞれ対応してクラス合成回路 159 より出力されるクラスコード CL を用いて、クラス毎に、かつパラメータ g, f, h, v の値の組み合わせ毎に、係数データ W_i ($i = 1 \sim n$) を得るための正規方程式（（22）式参照）を生成する。

この場合、1 個の HD 画素データ y とそれに対応する n 個の予測タップ画素データとの組み合わせで学習データが生成されるが、SD 信号生成回路 152A へのパラメータ g, f および位相シフト回路 152B へのパラメータ H, V が順次変更されていき、水平および垂直の帯域、並びに水平および垂直の位相シフト値が段階的に変化した 81×32 種類の SD 信号が生成されていき、HD 信号と各 SD 信号との間でそれぞれ学習データの生成が行われる。これにより、正規方程式生成部 171 では、パラメータ g, f, h, v の値の各組み合わせに対応して、クラス毎に、係数データ W_i ($i = 1 \sim n$) を得るための正規方程式が生成される。

また、係数種データ生成装置 150' は、係数データ決定部 172 および正規方程式生成部 173 を有している。係数データ決定部 172 には、正規方程式生成部 171 で生成された正規方程式のデータが供給される。係数データ決定部 172 は、その正規方程式を解いて、パラメータ g, f, h, v の値の各組み合わせに対応した各クラスの推定式（（4）式）の係数データ W_i を求める。正規方程式生成部 173 は、この係数データ W_i と、フィルタの水平帯域と垂直帯域を可変するパラメータ g, f と、垂直方向および水平方向への位相シフト値のパラメータ H, V を使用して、クラス毎に、未階層状態の生成式（（5）式）の係

数データ $w_{1,0} \sim w_{1,10}$ を得るための正規方程式（（27）式参照）を生成する。

また、係数種データ生成装置 150' は、係数データ決定部 174、係数演算部 175 および係数種メモリ 163 を有している。係数データ決定部 174 には、正規方程式生成部 173 でクラス毎に生成された正規方程式のデータが供給される。係数データ決定部 174 は、クラス毎に正規方程式を解いて、各クラスの係数データ $w_{1,0} \sim w_{1,10}$ を求める。係数演算部 175 は、この求められた未階層状態の生成式（（5）式）の係数データ $w_{1,0} \sim w_{1,10}$ より、クラス毎に、上位層の生成式（（6）式）と下位層の生成式（（7）式）の関係に基づいて、下位層の生成式（（7）式）の係数データ $b_{1,0} \sim b_{1,10}$ を求める。係数種メモリ 163 は、この各クラスの係数データ $b_{1,0} \sim b_{1,10}$ を係数種データとして記憶する。

図 11 に示す係数種データ生成装置 150' のその他は、図 8 に示す係数種データ生成装置 150 と同様に構成される。

図 11 に示す係数種データ生成装置 150' の動作を説明する。

入力端子 151 には教師信号としての HD 信号（1050i 信号）が供給され、そしてこの HD 信号に対して SD 信号生成回路 152A で水平および垂直の間引き処理が行われて生徒信号としての SD 信号（525i 信号）が生成される。この場合、SD 信号生成回路 152A にはパラメータ g, f が制御信号として供給され、水平および垂直の帯域が段階的に変化した 81 種類の SD 信号が順次生成されていく。

また、この 81 種類の SD 信号が位相シフト回路 152B に供給され、各 SD 信号の位相が垂直方向に 8 段階、水平方向に 4 段階にシフトされる（図 5、図 6 参照）。したがって、この位相シフト回路 152B からは、 81×32 種類の SD 信号が順次出力される。

これら複数種類の SD 信号より、第 2 のタップ選択回路 154 で、HD 信号（1050i 信号）における注目位置の周辺に位置する空間クラスタップのデータ（SD 画素データ）が選択的に取り出される。この第 2 のタップ選択回路 154 では、タップ選択制御回路 156 より供給される、動きクラス検出回路 158 で検出される動きクラスに対応したタップ位置情報に基づいて、タップの選択が

行われる。

この第2のタップ選択回路 154 で選択的に取り出される空間クラスタップのデータ（SD画素データ）は空間クラス検出回路 157 に供給される。この空間クラス検出回路 157 では、空間クラスタップのデータとしての各 SD 画素データに対して ADR C 处理が施されて空間クラス（主に空間内の波形表現のためのクラス分類）のクラス情報としての再量子化コード q_i が得られる（（1）式参照）。

また、位相シフト回路 152B より出力される複数種類の SD 信号より、第3のタップ選択回路 155 で、HD 信号における注目位置の周辺に位置する動きクラスタップのデータ（SD 画素データ）が選択的に取り出される。この場合、第3のタップ選択回路 155 では、タップ選択制御回路 156 より供給されるタップ位置情報に基づいて、タップの選択が行われる。

この第3のタップ選択回路 155 で選択的に取り出される動きクラスタップのデータ（SD 画素データ）は動きクラス検出回路 158 に供給される。この動きクラス検出回路 158 では、動きクラスタップのデータとしての各 SD 画素データより動きクラス（主に動きの程度を表すためのクラス分類）のクラス情報 MV が得られる。

この動き情報 MV と上述した再量子化コード q_i はクラス合成回路 159 に供給される。このクラス合成回路 159 では、これら動き情報 MV と再量子化コード q_i とから、HD 信号における注目位置の画素データが属するクラスを示すクラスコード CL が得られる（（3）式参照）。

また、位相シフト回路 152B より出力される複数種類の SD 信号より、第1のタップ選択回路 153 で、HD 信号における注目位置の周辺に位置する予測タップのデータ（SD 画素データ）が選択的に取り出される。この場合、第1のタップ選択回路 153 では、タップ選択制御回路 156 より供給されるタップ位置情報に基づいて、タップの選択が行われる。

そして、入力端子 151 に供給される HD 信号より得られる注目位置の画素データとしての各 HD 画素データ y と、この各 HD 画素データ y にそれぞれ対応し

て第1のタップ選択回路153で選択的に取り出される予測タップのデータ(SD画素データ) x_i と、各HD画素データ y にそれぞれ対応してクラス合成回路159より出力されるクラスコードCLとから、正規方程式生成部171では、パラメータ g, f, h, v の値の各組み合わせに対応して、クラス毎に、推定式((4)式)の係数データ W_i ($i = 1 \sim n$) を得るための正規方程式((2)式参照)が生成される。

そして、係数データ決定部172でその正規方程式が解かれ、パラメータ g, f, h, v の値の各組み合わせに対応した各クラスの係数データ W_i が求められる。正規方程式生成部173では、この各クラスの係数データ W_i と、フィルタの水平帯域と垂直帯域を可変するパラメータ g, f と、垂直方向および水平方向への位相シフト値のパラメータ H, V とから、クラス毎に、係数データ $w_{1,0} \sim w_{1,80}$ を得るための正規方程式((27)式参照)が生成される。

そして、係数データ決定部174でその正規方程式が解かれ、クラス毎に、未階層状態の生成式((5)式)の係数データ $w_{1,0} \sim w_{1,80}$ が求められる。さらに、この各クラスの係数データ $w_{1,0} \sim w_{1,80}$ が係数演算部175に供給され、この係数演算部175では、クラス毎に、係数データ $w_{1,0} \sim w_{1,80}$ より、下位層の生成式((7)式)の係数データ $b_{1,0} \sim b_{1,80}$ が求められ、その係数データ $b_{1,0} \sim b_{1,80}$ は係数種データとしてクラス別にアドレス分割された係数種メモリ163に記憶される。

このように、図11に示す係数種データ生成装置150においても、図1の画像信号処理部110の下位係数記憶部136に記憶される各クラスの係数種データ $b_{1,0} \sim b_{1,80}$ を生成することができる。

なお、図1の画像信号処理部110では、係数データ W_i ($i = 1 \sim n$) を生成するために、(5)式の未階層状態の生成式を2層化して得られた(7)式および(6)式を使用したが、階層化は2層化に限らず3層以上に階層化してもよい。

また、未階層状態の生成式としても、(5)式に限定されるものではなく、さらに次数の異なる多項式や、他の関数で表現される式でも実現可能である。ま

た、生成式に含まれるパラメータに關しても、 g 、 f 、 h 、 v に限定されるものではなく、これと共にあるいはこれとは別個のパラメータを持つものも同様に構成できる。

また、下位層の生成式（（7）式）および上位層の生成式（（6）式）の形が同じものを示したが、別の形であってもよい。その場合には、適応型積和器137に供給される積和構造情報を変化させることで、この適応型積和器137を共通に使用可能となる。またこの場合、適応型積和器137は、各層の生成式の演算が可能な最小公倍数的な規模で済む。

なお、図1の画像信号処理部110における処理を、例えば図12に示すような画像信号処理装置300によって、ソフトウェアで実現することも可能である。

まず、図12に示す画像信号処理装置300について説明する。この画像信号処理装置300は、装置全体の動作を制御するCPU301と、このCPU301の動作プログラムや係数種データ等が格納されたROM (read only memory) 302と、CPU301の作業領域を構成するRAM (random access memory) 303とを有している。これらCPU301、ROM302およびRAM303は、それぞれバス304に接続されている。

また、画像信号処理装置300は、外部記憶装置としてのハードディスクドライブ (HDD) 305と、フロッピー (登録商標) ディスク306をドライブするディスクドライブ (FDD) 307とを有している。これらドライブ305、307は、それぞれバス304に接続されている。

また、画像信号処理装置300は、インターネット等の通信網400に有線または無線で接続する通信部308を有している。この通信部308は、インターフェース309を介してバス304に接続されている。

また、画像信号処理装置300は、ユーザインタフェース部を備えている。このユーザインタフェース部は、リモコン送信機200からのリモコン信号RMを受信するリモコン信号受信回路310と、LCD (liquid crystal display) 等からなるディスプレイ311とを有している。受信回路310はイ

ンタフェース 312 を介してバス 304 に接続され、同様にディスプレイ 311 はインターフェース 313 を介してバス 304 に接続されている。

また、画像信号処理装置 300 は、入力画像信号 Vin としての 525i 信号を入力するための入力端子 314 と、出力画像信号 Vout を出力するための出力端子 315 とを有している。入力端子 314 はインターフェース 316 を介してバス 304 に接続され、同様に出力端子 315 はインターフェース 317 を介してバス 304 に接続される。

ここで、上述したように ROM 302 に処理プログラムや係数種データ等を予め格納しておく代わりに、例えばインターネットなどの通信網 400 より通信部 308 を介してダウンロードし、ハードディスクや RAM 303 に蓄積して使用することもできる。また、これら処理プログラムや係数種データ等をフロッピーディスク 306 で提供するようにしてもよい。

また、画像信号処理装置 300 は、入力画像信号 Vin としての 525i 信号を入力端子 314 より入力する代わりに、予めハードディスクに記録しておき、あるいはインターネットなどの通信網 400 より通信部 308 を介してダウンロードしてもよい。

また、画像信号処理装置 300 は、出力画像信号 Vout を出力端子 315 に出力する代わり、あるいはそれと並行してディスプレイ 311 に供給して画像表示をしたり、さらにはハードディスクに格納したり、通信部 308 を介してインターネットなどの通信網 400 に送出するようにしてもよい。

図 13 のフローチャートを参照して、図 12 に示す画像信号処理装置 300 における、入力画像信号 Vin より出力画像信号 Vout を得るため処理手順を説明する。

まず、ステップ ST1 で、処理を開始し、ステップ ST2 で、例えば入力端子 314 より装置内に 1 フレームまたは 1 フィールド分の入力画像信号 Vin を入力する。このように入力端子 314 より入力される入力画像信号 Vin を構成する画素データは RAM 303 に一時的に格納される。なお、この入力画像信号 Vin が装置内のハードディスク ドライブ 307 に予め記録されている場合に

は、このハードディスクドライブ307からこの入力画像信号Vinを読み出し、この入力画像信号Vinを構成する画素データをRAM303に一時的に格納する。そして、ステップST3で、入力画像信号Vinの全フレームまたは全フィールドの処理が終わっているか否かを判定する。処理が終わっているときは、ステップST4で、処理を終了する。一方、処理が終わっていないときは、ステップST5に進む。

このステップST5では、ユーザがリモコン送信機200を操作して設定された水平、垂直の解像度を決めるパラメータg, fの値を例えばRAM303より取得する。そして、ステップST6で、取得したパラメータg, fの値と、各クラスの係数種データを用いて、下位層の生成式（（7）式参照）により、各クラスにおける上位層の生成式（（6）式参照）の係数データを生成し、RAM303に格納する。

次に、ステップST7で、ステップST2で入力された入力画像信号Vinの画素データより、生成すべき出力画像信号Voutを構成する単位画素ブロック内の画素データに対応して、クラスタップおよび予測タップの画素データを取得する。そして、ステップST8で、ステップST7で取得されたクラスタップの画素データからクラスコードCLを生成する。

次に、ステップST9で、ユーザがリモコン送信機200を操作して選択した変換方法（表示画像の倍率も含む）に対応するn/mの値を用いて、出力画像信号Voutを構成する単位画素ブロック内の各画素の位相情報h, vを発生する。そして、ステップST10で、この単位画素ブロック内の各画素の位相情報h, vとステップST8で生成されたクラスコードCLに対応したクラスの上位層の生成式の係数データとを用い、上位層の生成式により、単位画素ブロック内の各画素にそれぞれ対応して、推定式（（4）式参照）の係数データWiを生成する。

次に、ステップST11で、ステップST10で生成された係数データWiとステップST7で取得された予測タップの画素データを用いて、推定式に基づいて、出力画像信号Voutを構成する単位画素ブロック内の各画素のデータを

生成する。そして、ステップST12で、ステップST2で入力された1フレームまたは1フィールド分の入力画像信号Vinの画素データの全領域において出力画像信号Voutの画素データを得る処理が終了したか否かを判定する。終了しているときは、ステップST2に戻り、次のフレームまたはフィールドの入力画像信号Vinの入力処理に移る。一方、処理が終了していないときは、ステップST7に戻って、上述したと同様の処理を繰り返す。

このように、図13に示すフローチャートに沿って処理をすることで、入力された入力画像信号Vinの画素データを処理して、出力画像信号Voutの画素データを得ることができる。上述したように、このように処理して得られた出力画像信号Voutは出力端子315に出力されたり、ディスプレイ311に供給されそれによる画像が表示されたり、さらにはハードディスクドライブ305に供給されてハードディスクに記録されたりする。

また、処理装置の図示は省略するが、図8の係数種データ生成装置150における処理を、ソフトウェアで実現することも可能である。

図14のフローチャートを参照して、係数種データを生成するための処理手順を説明する。

まず、ステップST21で、処理を開始し、ステップST22で、学習に使われる、SD信号の位相シフト値（例えば、パラメータH、Vで特定される）を選択する。そして、ステップST23で、全ての位相シフト値に対して学習が終わったか否かを判定する。全ての位相シフト値に対して学習が終わっていないときは、ステップST24に進む。

このステップST24では、既知のHD画素データをフレーム単位またはフィールド単位で入力する。そして、ステップST25で、全てのHD画素データについて処理が終了したか否かを判定する。終了したときは、ステップST22に戻って、次の位相シフト値を選択して、上述したと同様の処理を繰り返す。一方、終了していないときは、ステップST26に進む。

このステップST26では、ステップST24で入力されたHD画素データより、ステップST22で選択された位相シフト値だけ位相シフトされたSD

画素データを生成する。そして、ステップST27で、ステップST26で生成されたSD画素データより、ステップST24で入力された各HD画素データに対応して、クラスタップおよび予測タップの画素データを取得する。そして、ステップST28で、生成されたSD画素データの全領域において学習処理を終了しているか否かを判定する。学習処理を終了しているときは、ステップST24に戻って、次のHD画素データの入力を行って、上述したと同様の処理を繰り返し、一方、学習処理を終了していないときは、ステップST29に進む。

このステップST29では、ステップST27で取得されたクラスタップのSD画素データからクラスコードCLを生成する。そして、ステップST30で、正規方程式（（14）式参照）を生成する。その後に、ステップST27に戻る。

また、ステップST23で、全ての位相シフト値に対して学習が終わったときは、ステップST31に進む。このステップST31では、正規方程式を掃き出し法等で解くことによって、各クラスにおける末階層状態の生成式（（5）式参照）の係数データ $w_{1,0} \sim w_{1,80}$ を算出する。

そして、ステップST32で、係数データ $w_{1,0} \sim w_{1,80}$ より、上位層の生成式（（6）式）と下位層の生成式（（7）式）の関係に基づいて、各クラスにおける下位層の生成式（（7）式参照）の係数データ $b_{1,0} \sim b_{1,16}$ を決定する。そして、ステップST33で、この各クラスにおける係数データ $b_{1,0} \sim b_{1,16}$ を係数種データとしてメモリに保存し、その後にステップST34で、処理を終了する。

このように、図14に示すフローチャートに沿って処理をすることで、図8に示す係数種データ生成装置150と同様の手法によって、各クラスの係数種データを得ることができる。

また、処理装置の図示は省略するが、図11の係数種データ生成装置150'における処理も、ソフトウェアで実現可能である。

図15のフローチャートを参照して、係数種データを生成するための処理手

順を説明する。

まず、ステップST41で、処理を開始し、ステップST42で、学習に使われる、SD信号の位相シフト値（例えば、パラメータH, Vで特定される）を選択する。そして、ステップST43で、全ての位相シフト値に対する係数データの算出処理が終了したか否かを判定する。終了していないときは、ステップST44に進む。

このステップST44では、既知のHD画素データをフレーム単位またはフレールド単位で入力する。そして、ステップST45で、全てのHD画素データについて処理が終了したか否かを判定する。終了していないときは、ステップST46で、ステップST44で入力されたHD画素データより、ステップST42で選択された位相シフト値だけ位相シフトされたSD画素データを生成する。

そして、ステップST47で、ステップST46で生成されたSD画素データより、ステップST44で入力された各HD画素データに対応して、クラスタップおよび予測タップの画素データを取得する。そして、ステップST48で、生成されたSD画素データの全領域において学習処理を終了しているか否かを判定する。学習処理を終了しているときは、ステップST44に戻って、次のHD画素データの入力を行って、上述したと同様の処理を繰り返し、一方、学習処理を終了していないときは、ステップST49に進む。

このステップST49では、ステップST47で取得されたクラスタップのSD画素データからクラスコードCLを生成する。そして、ステップST50で、係数データを得るために正規方程式（（22）式参照）を生成する。その後に、ステップST47に戻る。

上述したステップST45で、全てのHD画素データについて処理が終了したときは、ステップST51で、ステップST50で生成された正規方程式を掃き出し法などで解いて、各クラスの係数データを算出する。その後に、ステップST42に戻って、次の位相シフト値を選択して、上述したと同様の処理を繰り返し、次の位相シフト値に対応した、各クラスの係数データを求める。

また、上述のステップST 4 3で、全ての位相シフト値に対する係数データの算出処理が終了したときは、ステップST 5 2に進む。このステップST 5 2では、全ての位相シフト値に対する係数データから、未階層状態の生成式（（5）式）の係数データを求めるための正規方程式（（27）式参照）を生成する。

そして、ステップST 5 3で、ステップST 5 2で生成された正規方程式を掃き出し法等で解くことによって、各クラスにおける未階層状態の生成式（（5）式参照）の係数データ $w_{1,0} \sim w_{1,80}$ を算出する。

そして、ステップST 5 4で、係数データ $w_{1,0} \sim w_{1,80}$ より、上位層の生成式（（6）式）と下位層の生成式（（7）式）の関係に基づいて、各クラスにおける下位層の生成式（（7）式参照）の係数データ $b_{1,0} \sim b_{1,8}$ を求める。そして、ステップST 5 5で、この各クラスにおける係数データ $b_{1,0} \sim b_{1,8}$ を係数種データとしてメモリに保存し、その後にステップST 5 6で、処理を終了する。

このように、図15に示すフローチャートに沿って処理をすることで、図11に示す係数種データ生成装置150' と同様の手法によって、各クラスの係数種データを得ることができる。

なお、上述実施の形態においては、出力画像信号Voutを生成する際の推定式として線形一次方程式を使用したものを挙げたが、これに限定されるものではなく、例えば推定式として高次方程式を使用するものであってもよい。

また、上述実施の形態においては、クラスコードCLを検出し、推定予測演算ではこのクラスコードに応じた係数データWiを使用するものを示したが、クラスコードCLの検出部分を省略したものも考えられる。その場合には、下位係数記憶部136に格納される係数種データ $b_{1,0} \sim b_{1,8}$ は1種類のみとなる。

また、上述実施の形態においては、クラスとして空間クラスおよび動きクラスを求めるものを示したが、これらのクラス以外にも、エッジの有無、自己相関の程度など、様々な特徴量に基づいてクラスを求めて使用するようにしてもよい。

また、上述実施の形態においては、パラメータとして解像度、位相情報を使用しているが、他にも、ノイズ除去の程度などのような画像や音声等の質を示すようなパラメータを使用するものにも、この発明を同様に適用することができる。

また、上述実施の形態においては、下位層の生成式（（7）式）に含まれるパラメータ g, f を 1 フィールド期間、あるいは 1 フレーム期間毎に更新（取得）するものを示したが、パラメータ g, f の更新期間（取得期間）はこれに限定されない。すなわち、各階層の生成式に含まれるパラメータの値を、それぞれ独立に、所定数の情報データを算出する毎に更新（取得）するように構成できる。

また、上述実施の形態においては、画像信号処理部 110 より出力される出力画像信号 V_{out} をディスプレイ部 111 に供給して、その出力画像信号 V_{out} による画像を表示するものを示したが、この出力画像信号 V_{out} をビデオテープレコーダなどの記録装置に供給して記録するようにしててもよい。その場合、後処理回路 129 の部分で、記録に最適なデータ構造となるように処理してもよい。

また、上述実施の形態においては、入力画像信号 V_{in} としての 525i 信号を、出力画像信号 V_{out} としての 1080i 信号、XGA 信号、あるいは倍率の異なる表示画像を得るための 525i 信号に変換する例を示したが、この発明はそれに限定されるものではなく、推定式を使用して第 1 の画像信号を第 2 の画像信号に変換するその他の場合にも同様に適用できることは勿論である。

また、上述実地の形態においては、情報信号が画像信号である場合を示したが、この発明はこれに限定されない。例えば、情報信号が音声信号である場合にも、この発明を同様に適用することができる。

この発明によれば、第 1 の情報信号を第 2 の情報信号に変換する際に使用される推定式の係数データを係数種データを用いて生成するものであり、設定された複数のパラメータに対応した係数データを容易に得ることができ、大量の係数データを格納しておくメモリを不要とできる。

また、この発明によれば、推定式の係数データを複数に階層化された生成式を

用いて生成するものであり、1ステップ毎の演算処理を圧縮できると共に、ハードウェアの規模縮小および有効利用を図ることができる。

また、この発明によれば、複数に階層化された生成式を構成する各階層の生成式が、上位層ほど更新頻度の高いパラメータを含むようにすることで、含まれるパラメータの更新頻度が少ない下位層側の生成式の演算を少なく抑えることができる。

産業上の利用可能性

以上のように、この発明に係る情報信号処理装置、情報信号処理方法、画像信号処理装置、画像信号処理方法およびそれを使用した画像表示装置、それに使用される係数種データ生成装置および生成方法、並びにコンピュータ読み取り可能な媒体およびプログラムは、525i信号を1080i信号に変換する場合、525i信号をXGA信号に変換する場合等のようにフォーマットを変換する際、あるいは画像サイズを変換する際に適用して好適なものとなる。

請求の範囲

1. 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する情報信号処理装置であって、

上記第2の情報信号に係る複数のパラメータの値を設定するパラメータ設定手段と、

推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データが記憶された第1のメモリ手段と、

上記第1のメモリ手段に記憶されている上記係数種データと上記パラメータ設定手段で設定された上記複数のパラメータの値とを用いて、上記複数に階層化された生成式によって生成され、上記設定された複数のパラメータの値に対応した上記推定式の係数データを発生する係数データ発生手段と、

上記第1の情報信号に基づいて、上記第2の情報信号における注目位置の周辺に位置する複数の第1の情報データを選択する第1のデータ選択手段と、

上記係数データ発生手段で発生された上記係数データと上記第1のデータ選択手段で選択された上記複数の第1の情報データとを用いて、上記推定式に基づいて上記注目位置の情報データを算出して得る演算手段と

を備えることを特徴とする情報信号処理装置。

2. 各階層の生成式において、上記パラメータの値は、上記演算手段で所定数の情報データを算出する毎に更新される

ことを特徴とする請求の範囲第1項に記載の情報信号処理装置。

3. 上記複数に階層化された生成式を構成する各階層の生成式は、上位層ほど更新頻度の高いパラメータを含む

ことを特徴とする請求の範囲第1項に記載の情報信号処理装置。

4. 上記第1の情報信号に基づいて、上記第2の情報信号における注目位置の周辺に位置する複数の情報データを選択する第2のデータ選択手段と、

上記第2のデータ選択手段で選択された上記複数の第2の情報データに基づいて上記注目位置の情報データが属するクラスを検出するクラス検出手段とをさらに備え、

上記第1のメモリ手段には、上記クラス検出手段で検出されるクラス毎に予め求められた上記係数種データが記憶されており、

上記係数データ発生手段は、上記クラス検出手段で検出されたクラスおよび上記パラメータ設定手段で設定された上記複数のパラメータの値に対応した上記推定式の係数データを発生する

ことを特徴とする請求の範囲第1項に記載の情報信号処理装置。

5. 上記係数データ発生手段は、

上記複数に階層化された生成式を構成する各階層の生成式の演算を行うための单一の積和器と、

上記積和器で第1の階層の生成式の演算を行って得られる該第1の階層の上位にある第2の階層の生成式の係数データを上記第2の階層の生成式の演算のため記憶しておく第2のメモリ手段とを有してなる

ことを特徴とする請求の範囲第1項に記載の情報信号処理装置。

6. 上記係数データ発生手段で発生される上記推定式の係数データの総和を求める加算手段と、

上記演算手段で得られた上記注目位置の情報データを上記加算手段で求められた上記総和で除算して正規化する正規化手段をさらに備える

ことを特徴とする請求の範囲第1項に記載の情報信号処理装置。

7. 複数の画素データからなる第1の画像信号を複数の画素データからなる第2の画像信号に変換する画像信号処理装置であって、

上記第2の画像信号に係る複数のパラメータの値を設定するパラメータ設定手段と、

推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データが記憶された第1のメモリ手段と、

上記第1のメモリ手段に記憶されている上記係数種データと上記パラメータ設定手段で設定された上記複数のパラメータの値とを用いて、上記複数に階層化された生成式によって生成され、上記設定された複数のパラメータの値に対応した上記推定式の係数データを発生する係数データ発生手段と、

上記第1の画像信号に基づいて、上記第2の画像信号における注目位置の周辺に位置する複数の第1の画素データを選択する第1のデータ選択手段と、

上記係数データ発生手段で発生された上記係数データと上記第1のデータ選択手段で選択された上記複数の第1の画素データとを用いて、上記推定式に基づいて上記注目位置の画素データを算出して得る演算手段と

を備えることを特徴とする画像信号処理装置。

8. 各階層の生成式において、上記パラメータの値は、上記演算手段で所定数の画素データを算出する毎に更新される

ことを特徴とする請求の範囲第7項に記載の画像信号処理装置。

9. 上記複数に階層化された生成式を構成する各階層の生成式は、上位層ほど更新頻度の高いパラメータを含む

ことを特徴とする請求の範囲第7項に記載の画像信号処理装置。

10. 上記第1の画像信号に基づいて、上記第2の画像信号における注目位置の周辺に位置する複数の第2の画素データを選択する第2のデータ選択手段と、

上記第2のデータ選択手段で選択された上記複数の第2の画素データに基づいて上記注目位置の画素データが属するクラスを検出するクラス検出手段とをさら

に備え、

上記第1のメモリ手段には、上記クラス検出手段で検出されるクラス毎に予め求められた上記係数種データが記憶されており、

上記係数データ発生手段は、上記クラス検出手段で検出されたクラスおよび上記パラメータ設定手段で設定された上記複数のパラメータの値に対応した上記推定式の係数データを発生する

ことを特徴とする請求の範囲第7項に記載の画像信号処理装置。

1 1. 上記係数データ発生手段は、

上記複数に階層化された生成式を構成する各階層の生成式の演算を行うための単一の積和器と、

上記積和器で第1の階層の生成式の演算を行って得られる該第1の階層の上位にある第2の階層の生成式の係数データを上記第2の階層の生成式の演算のために記憶しておく第2のメモリ手段とを有してなる

ことを特徴とする請求の範囲第7項に記載の画像信号処理装置。

1 2. 上記パラメータ設定手段で設定される上記複数のパラメータは、上記第2の画像信号によって得られる画像の画質を決める第1のパラメータと、上記第2の画像信号における注目位置の位相情報を示す第2のパラメータとからなり、

上記推定式の係数データを生成する生成式は下位層と上位層に2層化され、上記下位層の生成式には上記第1のパラメータが含まれ、上記上位層の生成式には上記第2のパラメータが含まれる

ことを特徴とする請求の範囲第7項に記載の画像信号処理装置。

1 3. 上記係数データ発生手段は、

上記第2の画像信号の垂直ブランкиング期間で、上記第1のメモリ手段に記憶されている係数種データと上記パラメータ設定手段で設定された上記第1のパラメータの値とを用いて、上記下位層の生成式によって、上記第1のパラメータの

値に対応した上記上位層の生成式の係数データを生成し、

上記第2の画像信号の垂直有効走査期間で、上記生成された上位層の生成式の係数データと上記パラメータ設定手段で設定された上記第2のパラメータの値とを用いて、上記上位層の生成式によって、上記第1のパラメータおよび上記第2のパラメータの値に対応した上記推定式の係数データを生成する

ことを特徴とする請求の範囲第12項に記載の画像信号処理装置。

14. 上記第1の画像信号に基づいて、上記第2の画像信号における注目位置の周辺に位置する複数の第2の画素データを選択する第2のデータ選択手段と、

上記第2のデータ選択手段で選択された上記複数の第2の画素データに基づいて上記注目位置の画素データが属するクラスを検出するクラス検出手段とをさらに備え、

上記第1のメモリ手段には、上記クラス検出手段で検出されるクラス毎に予め求められた上記係数種データが記憶されており、

上記係数データ発生手段は、

上記第2の画像信号の垂直ランキング期間で上記第1のメモリ手段に記憶されている係数種データと上記パラメータ設定手段で設定された上記第1のパラメータの値とを用いて、上記下位層の生成式により、上記クラス検出手段で検出されるクラス毎に上記第1のパラメータの値に対応した上記上位層の生成式の係数データを生成し、

上記第2の画像信号の垂直有効走査期間で、上記生成された各クラスの上記上位層の生成式の係数データのうち、上記クラス検出手段で検出されるクラスの上記上位層の生成式の係数データと、上記パラメータ設定手段で設定された上記第2のパラメータの値とを用いて、上記上位層の生成式により、上記第1のパラメータおよび上記第2のパラメータの値、並びに上記クラス検出手段で検出されるクラスに対応した上記推定式の係数データを生成する

ことを特徴とする請求の範囲第12項に記載の画像信号処理装置。

15. 上記係数データ発生手段で発生される上記推定式の係数データの総和を求める加算手段と、

上記演算手段で得られた上記注目位置の画素データを上記加算手段で求められた上記総和で除算して正規化する正規化手段をさらに備える
ことを特徴とする請求の範囲第7項に記載の画像信号処理装置。

16. 複数の画素データからなる第1の画像信号を入力する画像信号入力手段と、

上記画像信号入力手段より入力された上記第1の画像信号を複数の画素データからなる第2の画像信号に変換して出力する画像信号処理手段と、

上記画像信号処理手段より出力される上記第2の画像信号による画像を画像表示素子に表示する画像表示手段と、

上記第2の画像信号に係る複数のパラメータの値を設定するパラメータ設定手段とを有してなり、

上記画像信号処理手段は、

推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データが記憶された第1のメモリ手段と、

上記第1のメモリ手段に記憶されている上記係数種データと上記パラメータ設定手段で設定された上記複数のパラメータの値とを用いて、上記複数に階層化された生成式によって生成され、上記設定された複数のパラメータの値に対応した上記推定式の係数データを発生する係数データ発生手段と、

上記第1の画像信号に基づいて、上記第2の画像信号における注目位置の周辺に位置する複数の第1の画素データを選択するデータ選択手段と、

上記係数データ発生手段で発生された上記係数データと上記データ選択手段で選択された上記複数の第1の画素データとを用いて、上記推定式に基づいて上記注目位置の画素データを算出して得る演算手段とを備える

ことを特徴とする画像表示装置。

17. 各階層の生成式において、上記パラメータの値は、上記演算手段で所定数の画素データを算出する毎に更新される

ことを特徴とする請求の範囲第16項に記載の画像表示装置。

18. 上記複数に階層化された生成式を構成する各階層の生成式は、上位層ほど更新頻度の高いパラメータを含む

ことを特徴とする請求の範囲第16項に記載の画像表示装置。

19. 上記第1の画像信号に基づいて、上記第2の画像信号における注目位置の周辺に位置する複数の第2の画素データを選択する第2のデータ選択手段と、

上記第2のデータ選択手段で選択された上記複数の第2の画素データに基づいて上記注目位置の画素データが属するクラスを検出するクラス検出手段とをさらに備え、

上記第1のメモリ手段には、上記クラス検出手段で検出されるクラス毎に予め求められた上記係数種データが記憶されており、

上記係数データ発生手段は、上記クラス検出手段で検出されたクラスおよび上記パラメータ設定手段で設定された上記複数のパラメータの値に対応した上記推定式の係数データを発生する

ことを特徴とする請求の範囲第16項に記載の画像表示装置。

20. 上記係数データ発生手段は、

上記複数に階層化された生成式を構成する各階層の生成式の演算を行うための単一の積和器と、

上記積和器で第1の階層の生成式の演算を行って得られる該第1の階層の上位にある第2の階層の生成式の係数データを上記第2の階層の生成式の演算のため記憶しておく第2のメモリ手段とを有してなる

ことを特徴とする請求の範囲第16項に記載の画像表示装置。

2 1. 上記パラメータ設定手段で設定される上記複数のパラメータは、上記第2の画像信号によって得られる画像の画質を決める第1のパラメータと、上記第2の画像信号における注目位置の位相情報を示す第2のパラメータとからなり、

上記推定式の係数データを生成する生成式は下位層と上位層に2層化され、上記下位層の生成式には上記第1のパラメータが含まれ、上記上位層の生成式には上記第2のパラメータが含まれる

ことを特徴とする請求の範囲第16項に記載の画像表示装置。

2 2. 上記係数データ発生手段は、

上記第2の画像信号の垂直プランキング期間で、上記第1のメモリ手段に記憶されている係数種データと上記パラメータ設定手段で設定された上記第1のパラメータの値とを用いて、上記下位層の生成式によって、上記第1のパラメータの値に対応した上記上位層の生成式の係数データを生成し、

上記第2の画像信号の垂直有効走査期間で、上記生成された上位層の生成式の係数データと上記パラメータ設定手段で設定された上記第2のパラメータの値とを用いて、上記上位層の生成式によって、上記第1のパラメータおよび上記第2のパラメータの値に対応した上記推定式の係数データを生成する

ことを特徴とする請求の範囲第21項に記載の画像表示装置。

2 3. 上記第1の画像信号に基づいて、上記第2の画像信号における注目位置の周辺に位置する複数の第2の画素データを選択する第2のデータ選択手段と、

上記第2のデータ選択手段で選択された上記複数の第2の画素データに基づいて上記注目位置の画素データが属するクラスを検出するクラス検出手段とをさらに備え、

上記第1のメモリ手段には、上記クラス検出手段で検出されるクラス毎に求められた上記係数種データが記憶されており、

上記係数データ発生手段は、

上記第2の画像信号の垂直プランキング期間で上記第1のメモリ手段に記憶さ

れている係数種データと上記パラメータ設定手段で設定された上記第1のパラメータの値とを用いて、上記下位層の生成式により、上記クラス検出手段で検出されるクラス毎に上記第1のパラメータの値に対応した上記上位層の生成式の係数データを生成し、

上記第2の画像信号の垂直有効走査期間で、上記生成された各クラスの上記上位層の生成式の係数データのうち、上記クラス検出手段で検出されるクラスの上記上位層の生成式の係数データと、上記パラメータ設定手段で設定された上記第2のパラメータの値とを用いて、上記上位層の生成式により、上記第1のパラメータおよび上記第2のパラメータの値、並びに上記クラス検出手段で検出されるクラスに対応した上記推定式の係数データを生成する

ことを特徴とする請求の範囲第21項に記載の画像表示装置。

24. 上記係数データ発生手段で発生される上記推定式の係数データの総和を求める加算手段と、

上記演算手段で得られた上記注目位置の画素データを上記加算手段で求められた上記総和で除算して正規化する正規化手段をさらに備える

ことを特徴とする請求の範囲第16項に記載の画像表示装置。

25. 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する情報信号処理方法であって、

上記第2の情報信号に係る複数のパラメータの値を設定する第1のステップと、
推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データと上記第1のステップで設定された上記複数のパラメータの値とを用いて、上記複数に階層化された生成式によって生成され、上記設定された複数のパラメータの値に対応した上記推定式の係数データを発生する第2のステップと、

上記第1の情報信号に基づいて、上記第2の情報信号における注目位置の周辺に位置する複数の第1の情報データを選択する第3のステップと、

上記第2のステップで発生された上記係数データと上記第3のステップで選択された上記複数の第1の情報データとを用いて、上記推定式に基づいて上記注目位置の情報データを算出して得る第4のステップと
を備えることを特徴とする情報信号処理方法。

26. 各階層の生成式において、上記パラメータの値は、上記第4のステップで所定数の情報データを算出する毎に更新される
ことを特徴とする請求の範囲第25項に記載の情報信号処理方法。

27. 上記複数に階層化された生成式を構成する各階層の生成式は、上位層ほど更新頻度の高いパラメータを含む
ことを特徴とする請求の範囲第25項に記載の情報信号処理方法。

28. 上記第1の情報信号に基づいて、上記第2の情報信号における注目位置の周辺に位置する複数の第2の情報データを選択する第5のステップと、
上記第5のステップで選択された上記複数の第2の情報データに基づいて上記注目位置の情報データが属するクラスを検出する第6のステップとをさらに備え、
上記第2のステップでは、上記第6のステップで検出されたクラスおよび上記第1のステップで設定された上記複数のパラメータの値に対応した上記推定式の係数データを生成する
ことを特徴とする請求の範囲第25項に記載の情報信号処理方法。

29. 上記第2のステップで発生される上記推定式の係数データの総和を求める第7のステップと、
上記第4のステップで得られた上記注目位置の情報データを上記第7のステップで求められる上記総和で除算して正規化する第8のステップとをさらに備える
ことを特徴とする請求の範囲第25項に記載の情報信号処理方法。

3 0. 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換するために、

上記第2の情報信号に係る複数のパラメータの値を設定する第1のステップと、
推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データと上記第1のステップで設定された上記複数のパラメータの値とを用いて、上記複数に階層化された生成式によって生成され、上記設定された複数のパラメータの値に対応した上記推定式の係数データを発生する第2のステップと、

上記第1の情報信号に基づいて、上記第2の情報信号における注目位置の周辺に位置する複数の情報データを選択する第3のステップと、

上記第2のステップで発生された上記係数データと上記第3のステップで選択された上記複数の情報データとを用いて、上記推定式に基づいて上記注目位置の情報データを算出して得る第4のステップとを有する情報信号処理方法をコンピュータに実行させるためのプログラムを記録したコンピュータ読み取り可能な媒体。

3 1. 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換するために、

上記第2の情報信号に係る複数のパラメータの値を設定する第1のステップと、
推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データと上記第1のステップで設定された上記複数のパラメータの値とを用いて、上記複数に階層化された生成式によって生成され、上記設定された複数のパラメータの値に対応した上記推定式の係数データを発生する第2のステップと、

上記第1の情報信号に基づいて、上記第2の情報信号における注目位置の周辺に位置する複数の情報データを選択する第3のステップと、

上記第2のステップで発生された上記係数データと上記第3のステップで選択された上記複数の情報データとを用いて、上記推定式に基づいて上記注目位置の

情報データを算出して得る第4のステップとを有する情報信号処理方法をコンピュータに実行させるためのプログラム。

3 2. 複数の画素データからなる第1の画像信号を複数の画素データからなる第2の画像信号に変換する画像信号処理方法であつて、

上記第2の画像信号に係る複数のパラメータの値を設定する第1のステップと、

推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データと上記第1のステップで設定された上記複数のパラメータの値とを用いて、上記複数に階層化された生成式によって生成され、上記設定された複数のパラメータの値に対応した上記推定式の係数データを発生する第2のステップと、

上記第1の画像信号に基づいて、上記第2の画像信号における注目位置の周辺に位置する複数の第1の画素データを選択する第3のステップと、

上記第2のステップで発生された上記係数データと上記第3のステップで選択された上記複数の第1の画素データとを用いて、上記推定式に基づいて上記注目位置の画素データを算出して得る第4のステップと

を備えることを特徴とする画像信号処理方法。

3 3. 各階層の生成式において、上記パラメータの値は、上記第4のステップで所定数の画素データを算出する毎に更新される

ことを特徴とする請求の範囲第3 2 項に記載の画像信号処理方法。

3 4. 上記複数に階層化された生成式を構成する各階層の生成式は、上位層ほど更新頻度の高いパラメータを含む

ことを特徴とする請求の範囲第3 2 項に記載の画像信号処理方法。

3 5. 上記第1の画像信号に基づいて、上記第2の画像信号における注目位置の周辺に位置する複数の第2の画素データを選択する第5のステップと、

上記第5のステップで選択された上記複数の第2の画素データに基づいて上記注目位置の画素データが属するクラスを検出する第6のステップとをさらに備え、

上記第2のステップでは、上記第6のステップで検出されたクラスおよび上記第1のステップで設定された上記複数のパラメータの値に対応した上記推定式の係数データを生成する

ことを特徴とする請求の範囲第3 2項に記載の画像信号処理方法。

3 6. 上記第1のステップで設定される上記複数のパラメータは、上記第2の画像信号によって得られる画像の画質を決める第1のパラメータと、上記第2の画像信号における注目位置の位相情報を示す第2のパラメータとからなり、

上記推定式の係数データを生成する生成式は下位層と上位層に2層化され、上記下位層の生成式には上記第1のパラメータが含まれ、上記上位層の生成式には上記第2のパラメータが含まれる

ことを特徴とする請求の範囲第3 2項に記載の画像信号処理方法。

3 7. 上記第2のステップでは、

上記第2の画像信号の垂直プランギング期間で、上記係数種データと上記第1のパラメータの値とを用いて、上記下位層の生成式によって、上記第1のパラメータの値に対応した上記上位層の生成式の係数データを生成し、

上記第2の画像信号の垂直有効走査期間で、上記生成された上位層の生成式の係数データと上記第2のパラメータの値とを用いて、上記上位層の生成式によって、上記第1のパラメータおよび上記第2のパラメータの値に対応した上記推定式の係数データを生成する

ことを特徴とする請求の範囲第3 6項に記載の画像信号処理方法。

3 8. 上記第1の画像信号に基づいて、上記第2の画像信号における注目位置の周辺に位置する複数の第2の画素データを選択する第5のステップと、

上記第5のステップで選択された上記複数の第2の画素データに基づいて上記

注目位置の画素データが属するクラスを検出する第6のステップとをさらに備え、
上記第2のステップでは、

上記第2の画像信号の垂直ランキング期間で各クラスの上記係数種データと
上記第1のパラメータの値とを用いて、上記下位層の生成式により、クラス毎に
上記第1のパラメータの値に対応した上記上位層の生成式の係数データを生成し、

上記第2の画像信号の垂直有効走査期間で、上記生成された各クラスの上記上
位層の生成式の係数データのうち、上記第6のステップで検出されるクラスの上
記上位層の生成式の係数データと、上記第2のパラメータの値とを用いて、上記
上位層の生成式により、上記第1のパラメータおよび上記第2のパラメータの値、
並びに上記第6のステップで検出されるクラスに対応した上記推定式の係数デ
ータを生成する

ことを特徴とする請求の範囲第3 6 項に記載の画像信号処理方法。

3 9. 上記第2のステップで発生される上記推定式の係数データの総和を求める
第7のステップと、

上記第4のステップで得られた上記注目位置の画素データを上記第7のステッ
プで求められる上記総和で除算して正規化する第8のステップとをさらに備える
ことを特徴とする請求の範囲第3 2 項に記載の画像信号処理方法。

4 0. 複数の画素データからなる第1の画像信号を複数の画素データからなる第
2の画像信号に変換するために、

上記第2の画像信号に係る複数のパラメータの値を設定する第1のステップと、
推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化さ
れた生成式を構成する最下層の生成式の係数データである係数種データと上記第
1のステップで設定された上記複数のパラメータの値とを用いて、上記複数に階
層化された生成式によって生成され、上記設定された複数のパラメータの値に対
応した上記推定式の係数データを発生する第2のステップと、

上記第1の画像信号に基づいて、上記第2の画像信号における注目位置の周辺

に位置する複数の画素データを選択する第3のステップと、

上記第2のステップで発生された上記係数データと上記第3のステップで選択された上記複数の画素データとを用いて、上記推定式に基づいて上記注目位置の画素データを算出して得る第4のステップとを有する画像信号処理方法をコンピュータに実行させるためのプログラムを記録したコンピュータ読み取り可能な媒体。

4 1. 複数の画素データからなる第1の画像信号を複数の画素データからなる第2の画像信号に変換するために、

上記第2の画像信号に係る複数のパラメータの値を設定する第1のステップと、推定式の係数データを生成する、上記複数のパラメータを含む複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データと上記第1のステップで設定された上記複数のパラメータの値とを用いて、上記複数に階層化された生成式によって生成され、上記設定された複数のパラメータの値に対応した上記推定式の係数データを発生する第2のステップと、

上記第1の画像信号に基づいて、上記第2の画像信号における注目位置の周辺に位置する複数の画素データを選択する第3のステップと、

上記第2のステップで発生された上記係数データと上記第3のステップで選択された上記複数の画素データとを用いて、上記推定式に基づいて上記注目位置の画素データを算出して得る第4のステップとを有する画像信号処理方法をコンピュータに実行させるためのプログラム。

4 2. 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データを生成する装置であって、

上記生成式に含まれる複数のパラメータの値に対応し、上記第1の情報信号に対応した生徒信号の状態を決める複数のパラメータの値を設定するパラメータ設

定手段と、

上記生徒信号に基づいて、上記第2の情報信号に対応した教師信号における注目位置の周辺に位置する複数の情報データを選択するデータ選択手段と、

上記データ選択手段で選択された上記複数の情報データおよび上記教師信号における注目位置の情報データを用いて、上記複数に階層化された生成式の未階層状態における生成式の係数データを得るための正規方程式を生成する正規方程式生成手段と、

上記正規方程式を解いて上記未階層状態における生成式の係数データを得る係数データ演算手段と、

上記係数データ演算手段で得られた上記未階層状態における生成式の係数データを用いて、上記複数に階層化された生成式を構成する最下層の生成式の係数データを係数種データとして得る係数種データ演算手段と

を備えることを特徴とする係数種データ生成装置。

4.3. 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データを生成する方法であって、

上記生成式に含まれる複数のパラメータの値に対応し、上記第1の情報信号に対応した生徒信号の状態を決める複数のパラメータの値を設定する第1のステップと、

上記生徒信号に基づいて、上記第2の情報信号に対応した教師信号における注目位置の周辺に位置する複数の情報データを選択する第2のステップと、

上記第2のステップで選択された上記複数の情報データおよび上記教師信号における注目位置の情報データを用いて、上記複数に階層化された生成式の未階層状態における生成式の係数データを得るための正規方程式を生成する第3のステップと、

上記第3のステップで生成された上記正規方程式を解いて上記未階層状態にお

ける生成式の係数データを得る第4のステップと、

上記第4のステップで得られた上記未階層状態における生成式の係数データを用いて、上記複数に階層化された生成式を構成する最下層の生成式の係数データを係数種データとして得る第5のステップと
を備えることを特徴とする係数種データ生成方法。

4 4. 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データを生成するために、

上記生成式に含まれる複数のパラメータの値に対応し、上記第1の情報信号に対応した生徒信号の状態を決める複数のパラメータの値を設定する第1のステップと、

上記生徒信号に基づいて、上記第2の情報信号に対応した教師信号における注目位置の周辺に位置する複数の情報データを選択する第2のステップと、

上記第2のステップで選択された上記複数の情報データおよび上記教師信号における注目位置の情報データを用いて、上記複数に階層化された生成式の未階層状態における生成式の係数データを得るために正規方程式を生成する第3のステップと、

上記第3のステップで生成された上記正規方程式を解いて上記未階層状態における生成式の係数データを得る第4のステップと、

上記第4のステップで得られた上記未階層状態における生成式の係数データを用いて、上記複数に階層化された生成式を構成する最下層の生成式の係数データを係数種データとして得る第5のステップとを有する係数種データ生成方法をコンピュータに実行させるためのプログラムを記録したコンピュータ読み取り可能な媒体。

4 5. 複数の情報データからなる第1の情報信号を複数の情報データからなる第

2の情報信号に変換する際に使用される推定式の係数データを生成するための複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データを生成するために、

上記生成式に含まれる複数のパラメータの値に対応し、上記第1の情報信号に対応した生徒信号の状態を決める複数のパラメータの値を設定する第1のステップと、

上記生徒信号に基づいて、上記第2の情報信号に対応した教師信号における注目位置の周辺に位置する複数の情報データを選択する第2のステップと、

上記第2のステップで選択された上記複数の情報データおよび上記教師信号における注目位置の情報データを用いて、上記複数に階層化された生成式の未階層状態における生成式の係数データを得るための正規方程式を生成する第3のステップと、

上記第3のステップで生成された上記正規方程式を解いて上記未階層状態における生成式の係数データを得る第4のステップと、

上記第4のステップで得られた上記未階層状態における生成式の係数データを用いて、上記複数に階層化された生成式を構成する最下層の生成式の係数データを係数種データとして得る第5のステップとを有する係数種データ生成方法をコンピュータに実行させるためのプログラム。

46. 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データを生成する装置であって、

上記生成式に含まれる複数のパラメータの値に対応し、上記第1の情報信号に対応した生徒信号の状態を決める複数のパラメータの値を設定するパラメータ設定手段と、

上記生徒信号に基づいて、上記第2の情報信号に対応した教師信号における注目位置の周辺に位置する複数の情報データを選択するデータ選択手段と、

上記データ選択手段で選択された上記複数の情報データおよび上記教師信号における注目位置の情報データを用いて、上記パラメータ設定手段で設定される複数のパラメータの値の組み合わせ毎に上記推定式の係数データを得るための第1の正規方程式を生成する第1の正規方程式生成手段と、

上記第1の正規方程式を解いて、上記組み合わせ毎に上記推定式の係数データを得る第1の係数データ演算手段と、

上記第1の係数データ演算手段で得られた上記組み合わせ毎の係数データから、上記複数に階層化された生成式の未階層状態における生成式の係数データを得るための第2の正規方程式を生成する第2の正規方程式生成手段と、

上記第2の正規方程式を解いて上記未階層状態における生成式の係数データを得る第2の係数データ演算手段と、

上記第2の係数データ演算手段で得られた上記未階層状態における生成式の係数データを用いて、上記複数に階層化された生成式を構成する最下層の生成式の係数データを係数種データとして得る係数種データ演算手段と

を備えることを特徴とする係数種データ生成装置。

4.7. 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データを生成する方法であって、

上記生成式に含まれる複数のパラメータの値に対応し、上記第1の情報信号に対応した生徒信号の状態を決める複数のパラメータの値を設定する第1のステップと、

上記生徒信号に基づいて、上記第2の情報信号に対応した教師信号における注目位置の周辺に位置する複数の情報データを選択する第2のステップと、

上記第2のステップで選択された上記複数の情報データおよび上記教師信号における注目位置の情報データを用いて、上記第1のステップで設定される複数のパラメータの値の組み合わせ毎に上記推定式の係数データを得るための第1の正

規方程式を生成する第3のステップと、

上記第3のステップで生成された上記第1の正規方程式を解いて、上記組み合わせ毎に上記推定式の係数データを得る第4のステップと、

上記第4のステップで得られた上記組み合わせ毎の係数データから、上記複数に階層化された生成式の未階層状態における生成式の係数データを得るための第2の正規方程式を生成する第5のステップと、

上記第5のステップで生成された上記第2の正規方程式を解いて、上記未階層状態における生成式の係数データを得る第6のステップと、

上記第6のステップで得られた上記未階層状態における生成式の係数データを用いて、上記複数に階層化された生成式を構成する最下層の生成式の係数データを係数種データとして得る第7のステップと

を備えることを特徴とする係数種データ生成方法。

48. 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データを生成するために、

上記生成式に含まれる複数のパラメータの値に対応し、上記第1の情報信号に対応した生徒信号の状態を決める複数のパラメータの値を設定する第1のステップと、

上記生徒信号に基づいて、上記第2の情報信号に対応した教師信号における注目位置の周辺に位置する複数の情報データを選択する第2のステップと、

上記第2のステップで選択された上記複数の情報データおよび上記教師信号における注目位置の情報データを用いて、上記第1のステップで設定される複数のパラメータの値の組み合わせ毎に上記推定式の係数データを得るための第1の正規方程式を生成する第3のステップと、

上記第3のステップで生成された上記第1の正規方程式を解いて、上記組み合わせ毎に上記推定式の係数データを得る第4のステップと、

上記第4のステップで得られた上記組み合わせ毎の係数データから、上記複数に階層化された生成式の未階層状態における生成式の係数データを得るための第2の正規方程式を生成する第5のステップと、

上記第5のステップで生成された上記第2の正規方程式を解いて、上記未階層状態における生成式の係数データを得る第6のステップと、

上記第6のステップで得られた上記未階層状態における生成式の係数データを用いて、上記複数に階層化された生成式を構成する最下層の生成式の係数データを係数種データとして得る第7のステップとを有する係数種データ生成方法をコンピュータに実行させるためのプログラムを記録したコンピュータ読み取り可能な媒体。

4 9. 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための複数に階層化された生成式を構成する最下層の生成式の係数データである係数種データを生成するために、

上記生成式に含まれる複数のパラメータの値に対応し、上記第1の情報信号に対応した生徒信号の状態を決める複数のパラメータの値を設定する第1のステップと、

上記生徒信号に基づいて、上記第2の情報信号に対応した教師信号における注目位置の周辺に位置する複数の情報データを選択する第2のステップと、

上記第2のステップで選択された上記複数の情報データおよび上記教師信号における注目位置の情報データを用いて、上記第1のステップで設定される複数のパラメータの値の組み合わせ毎に上記推定式の係数データを得るための第1の正規方程式を生成する第3のステップと、

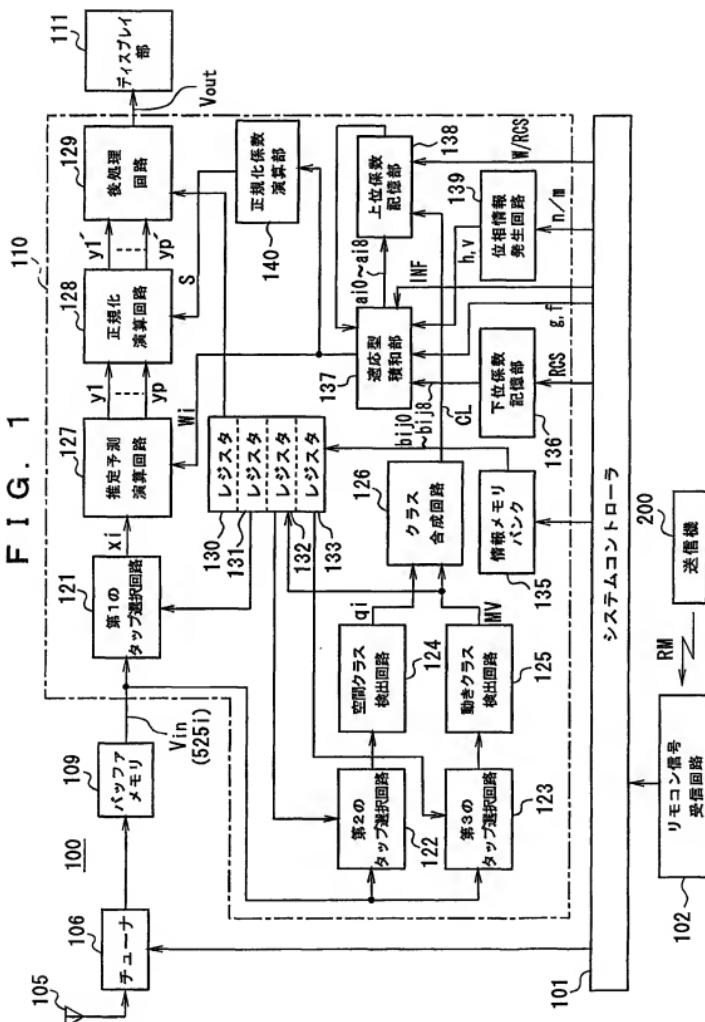
上記第3のステップで生成された上記第1の正規方程式を解いて、上記組み合わせ毎に上記推定式の係数データを得る第4のステップと、

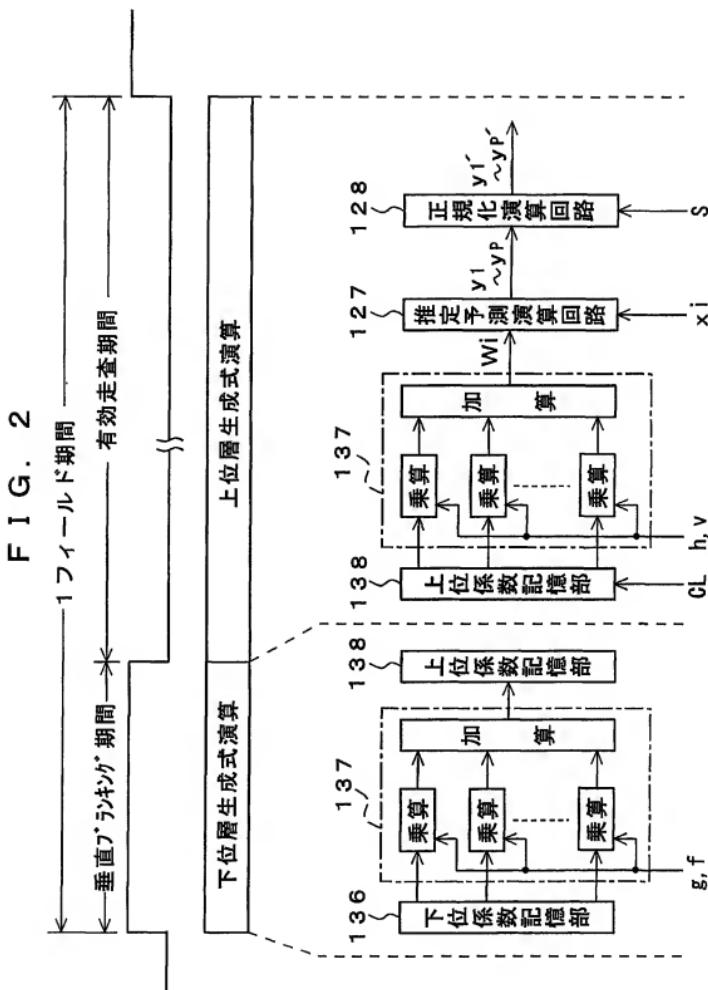
上記第4のステップで得られた上記組み合わせ毎の係数データから、上記複数に階層化された生成式の未階層状態における生成式の係数データを得るための第

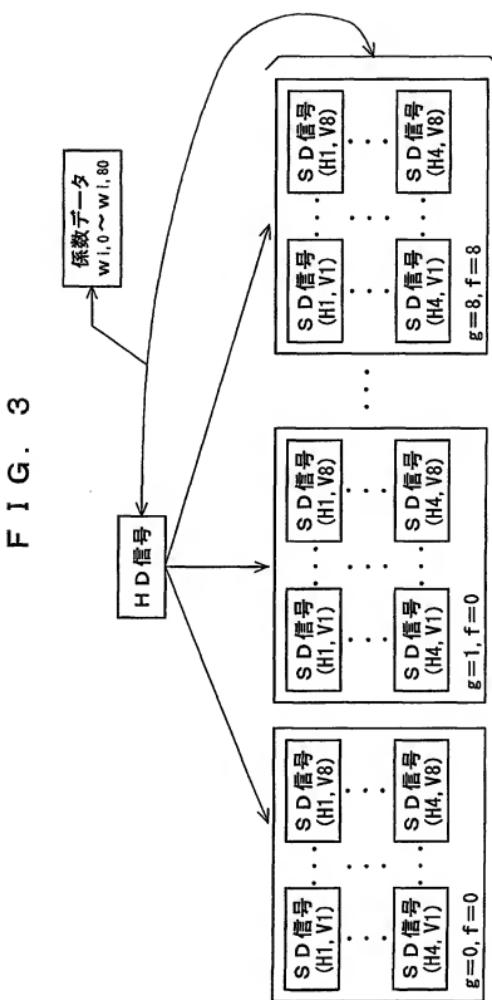
2の正規方程式を生成する第5のステップと、

上記第5のステップで生成された上記第2の正規方程式を解いて、上記未階層状態における生成式の係数データを得る第6のステップと、

上記第6のステップで得られた上記未階層状態における生成式の係数データを用いて、上記複数に階層化された生成式を構成する最下層の生成式の係数データを係数種データとして得る第7のステップとを有する係数種データ生成方法をコンピュータに実行させるためのプログラム。

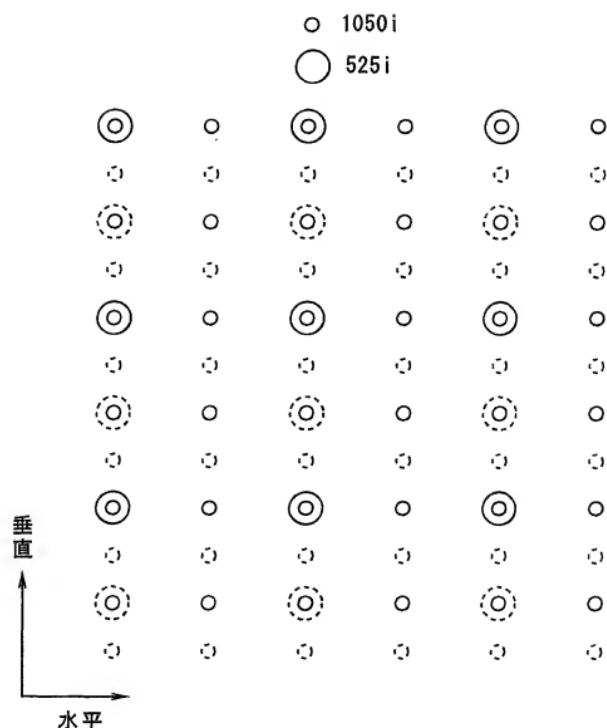






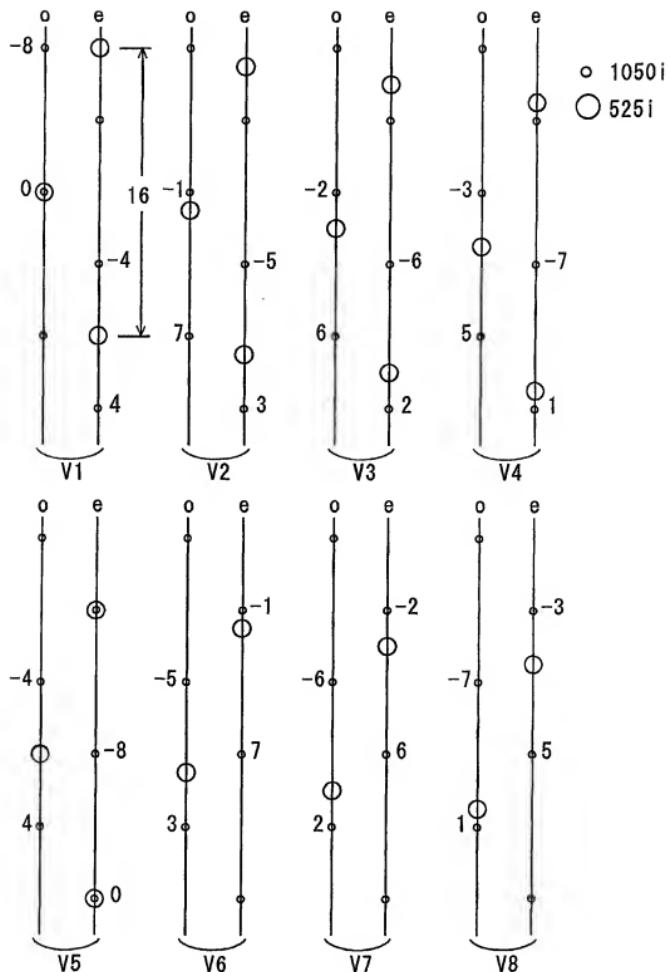
4 / 18

FIG. 4



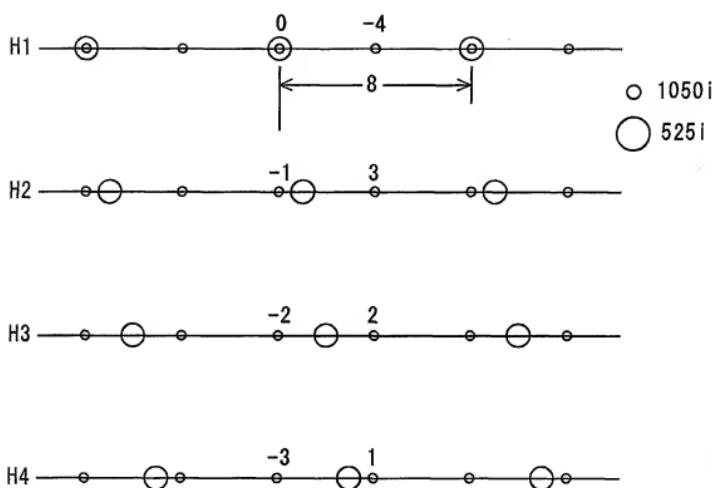
5 / 1 8

F I G. 5

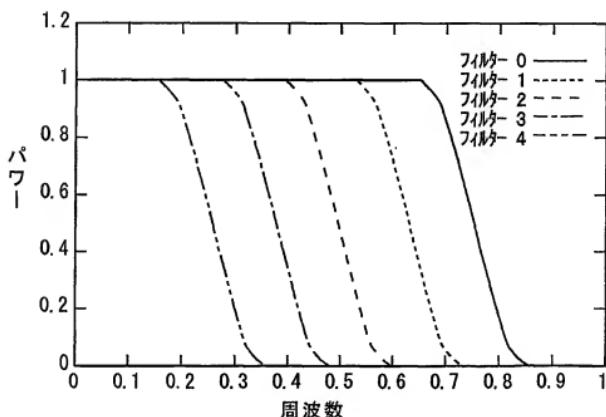


6 / 18

F I G. 6

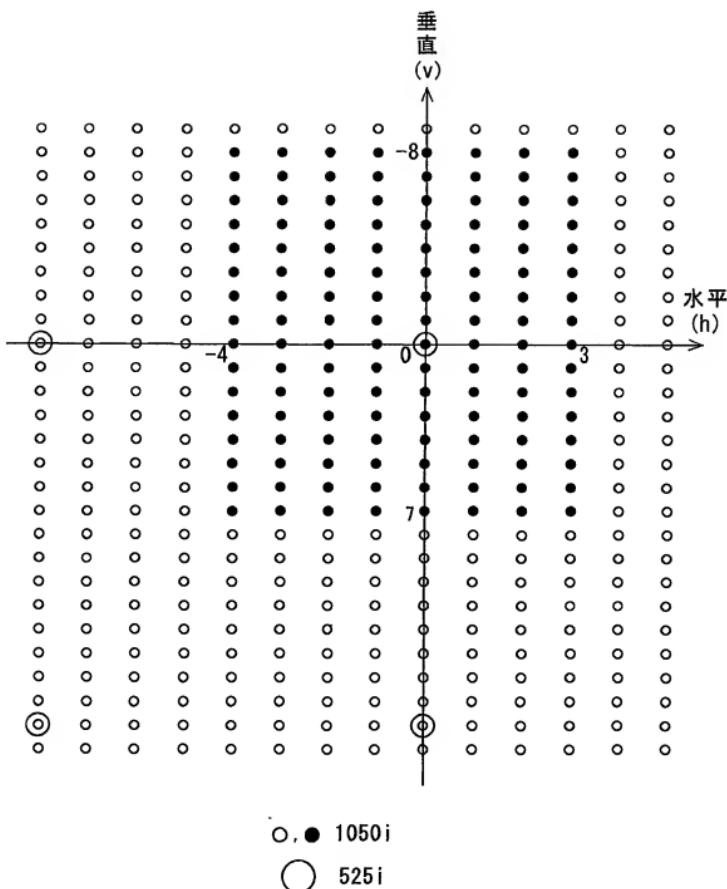


F I G. 9



7 / 18

FIG. 7



8 / 18

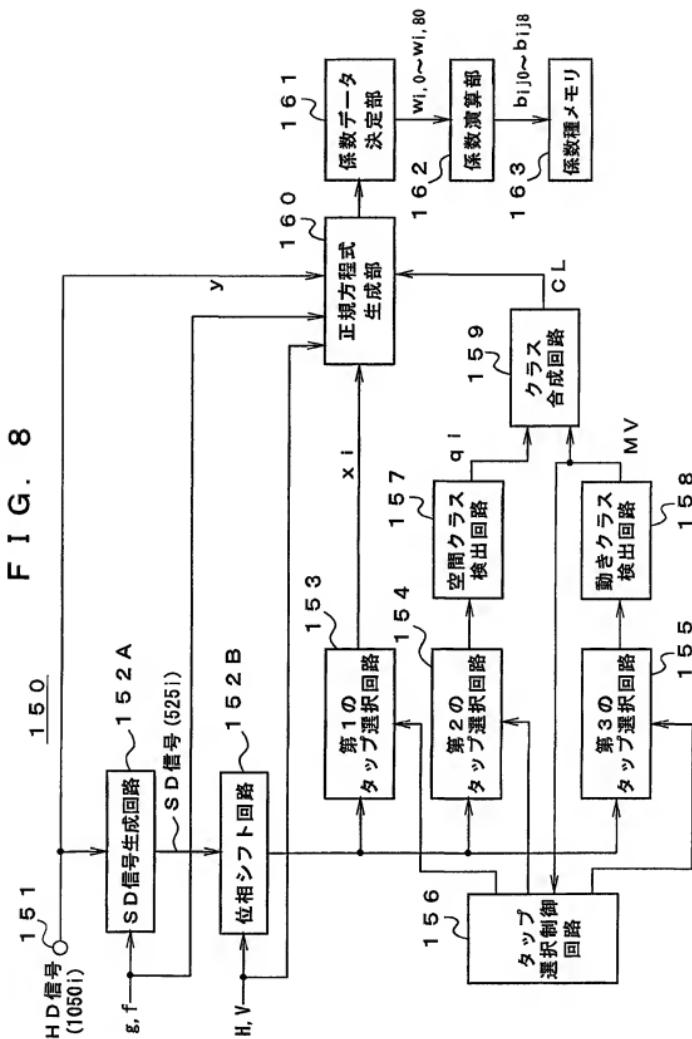


FIG. 10

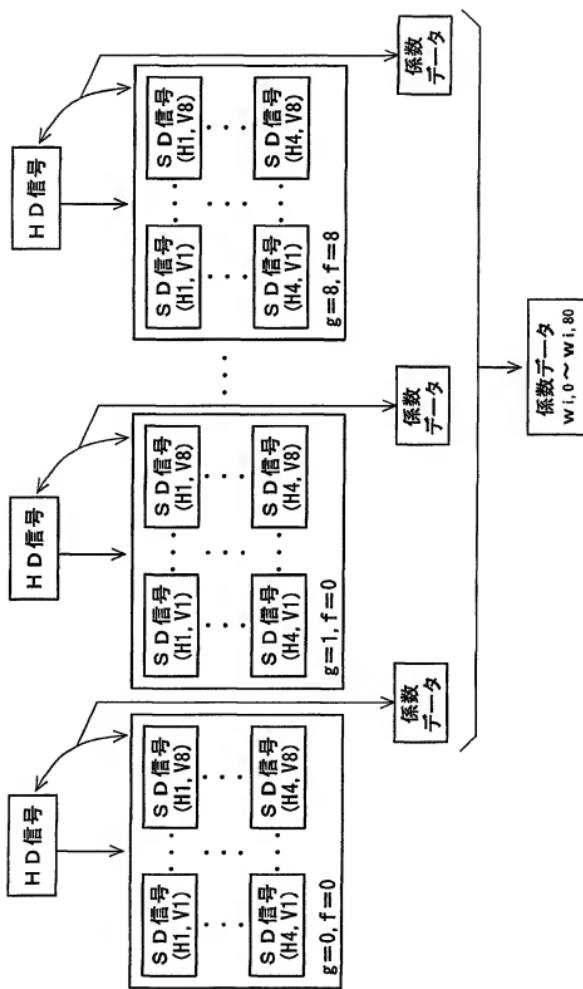
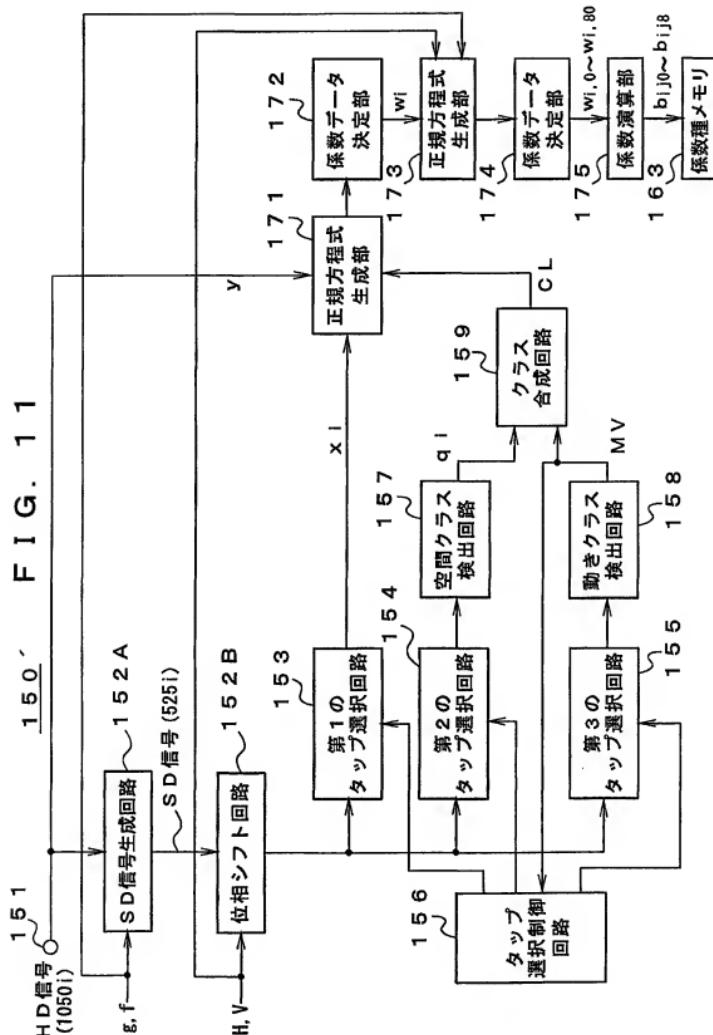
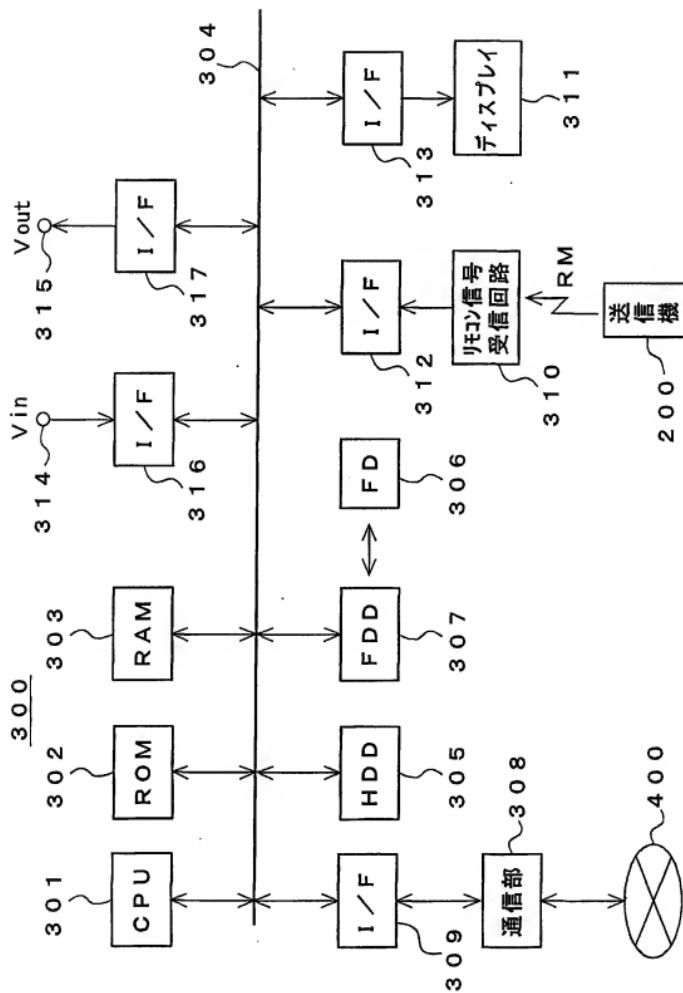


FIG. 11



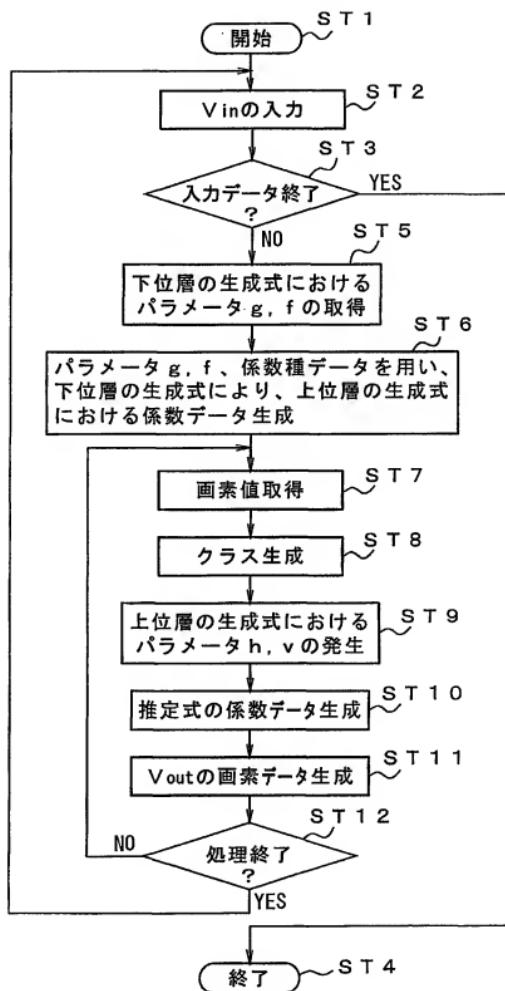
11 / 18

FIG. 12



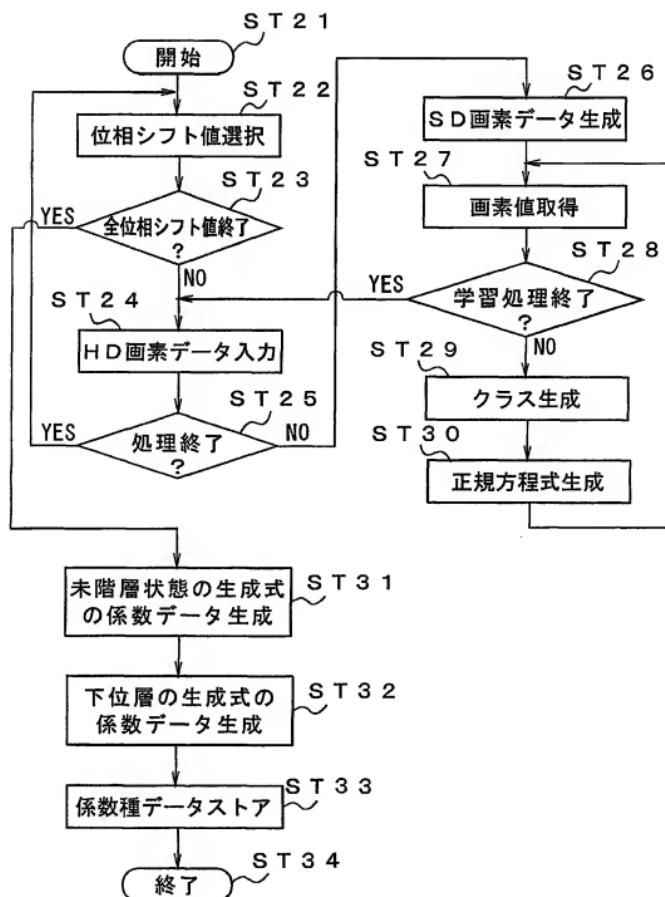
12 / 18

FIG. 13



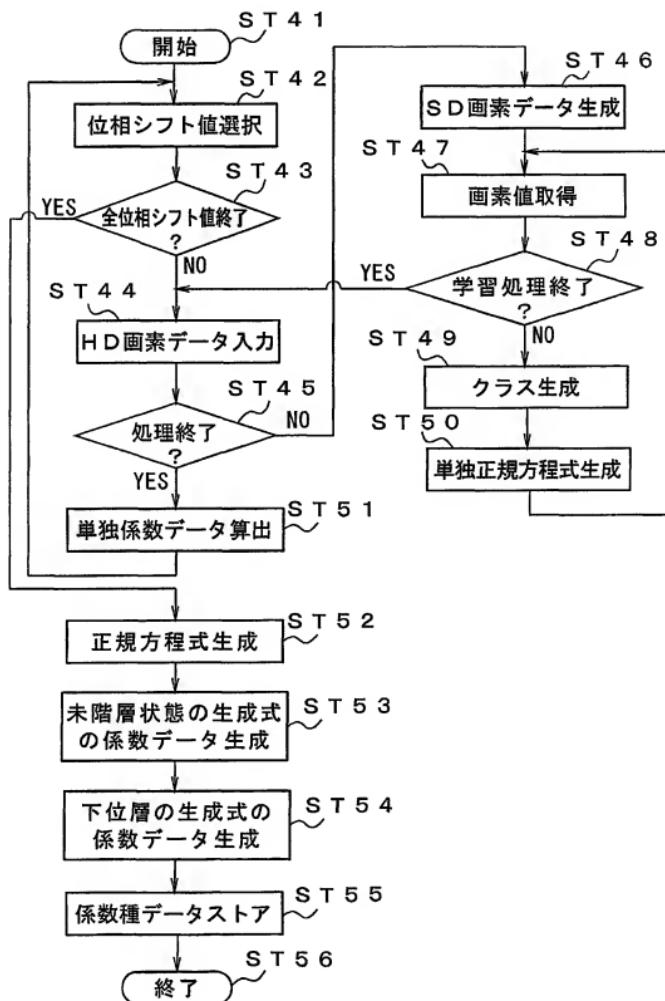
13 / 18

FIG. 14



14 / 18

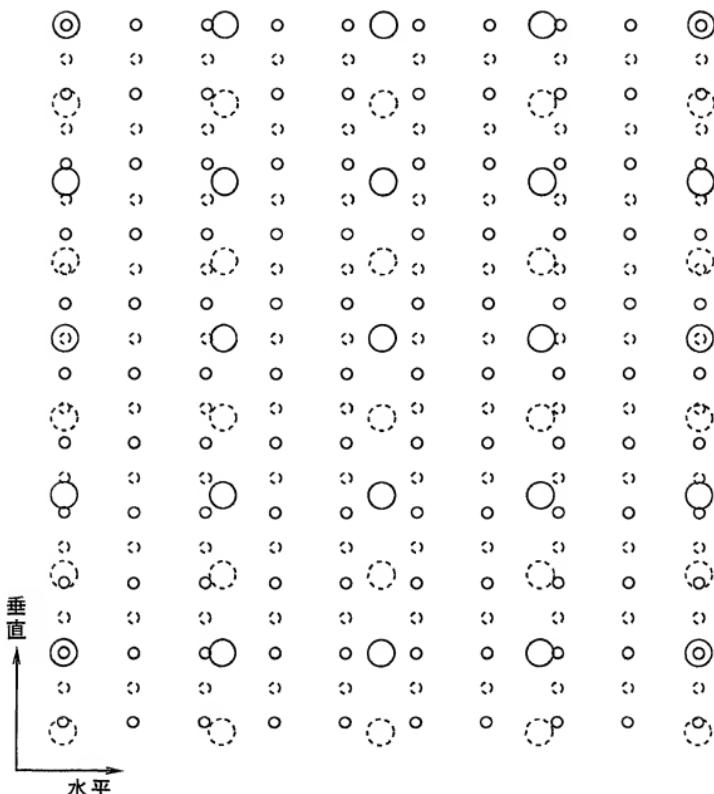
FIG. 15



15 / 18

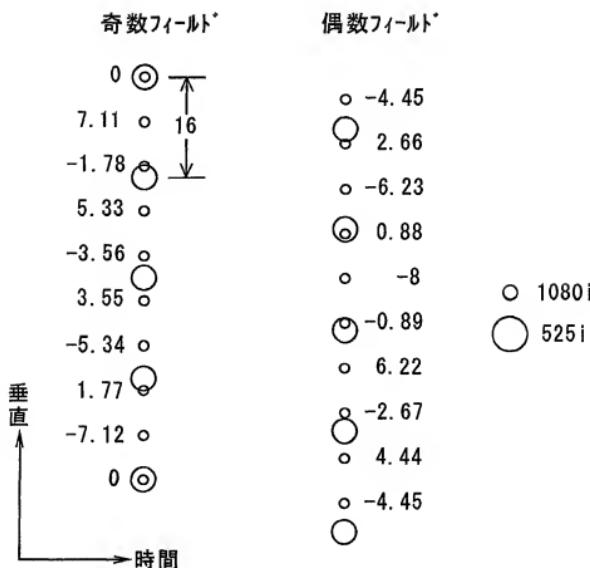
F I G. 16

○ 1080i ○ 525i

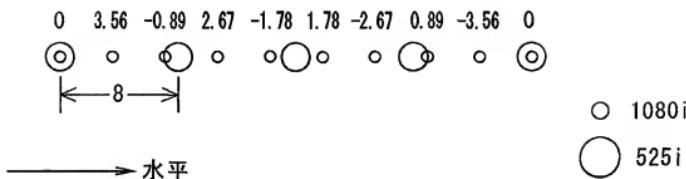


16 / 18

F I G. 17



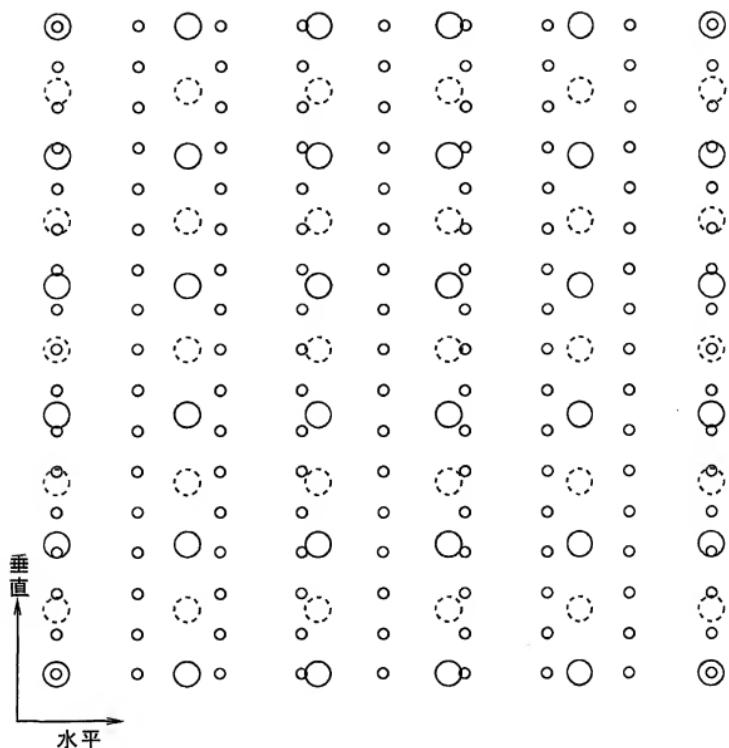
F I G. 18



17 / 18

F I G. 19

○ XGA (○) 525i



18 / 18

FIG. 20

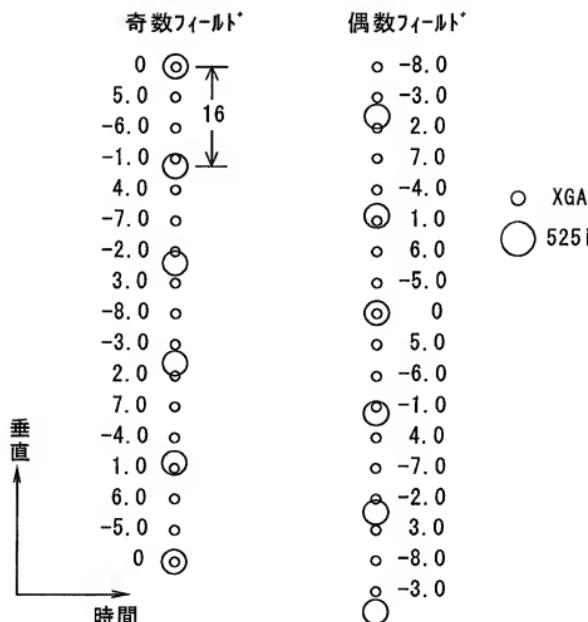
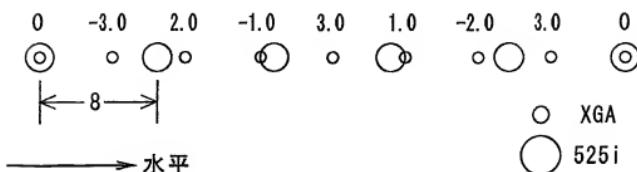


FIG. 21



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/00412

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H04N 7/01

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04N 7/01

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2002
 Kokai Jitsuyo Shinan Koho 1971-2002 Jitsuyo Shinan Toroku Koho 1996-2002

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 9-74543 A (Sony Corporation), 18 March, 1997 (18.03.1997) & US 5945044 A1	1-49
A	JP 10-313445 A (Sony Corporation), 24 November, 1998 (24.11.1998) (Family: none)	1-49
A	JP 2000-41223 A (Sony Corporation), 08 February, 2000 (08.02.2000) & EP 975156 A2 & CN 1249627 A	1-49
A	JP 2000-69435 A (Sony Corporation), 03 March, 2000 (03.03.2000) & EP 989748 A2	1-49
A	JP 2000-115717 A (Sony Corporation), 21 April, 2000 (21.04.2000)	1-49

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"B" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"E" document member of the same patent family

Date of the actual completion of the international search
14 February, 2002 (14.02.02)Date of mailing of the international search report
26 February, 2002 (26.02.02)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl' H04N 7/01

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl' H04N 7/01

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2002年

日本国登録実用新案公報 1994-2002年

日本国実用新案登録公報 1996-2002年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 9-74543 A (ソニー株式会社) 1997. 03. 1 8 & US 5945044 A1	1-49
A	JP 10-313445 A (ソニー株式会社) 1998. 1 1. 24 (ファミリーなし)	1-49
A	JP 2000-41223 A (ソニー株式会社) 2000. 0 2. 08 & EP 975156 A2 & CN 12496 27 A	1-49
A	JP 2000-69435 A (ソニー株式会社) 2000. 0 3. 03 & EP 989748 A2	1-49

 C欄の続きをにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理路のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日 14. 02. 02	国際調査報告の発送日 26.02.02
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 田村 征一 5P 6942 電話番号 03-3581-1101 内線 3580

国際調査報告

国際出願番号 PCT/JP02/00412

C(続き) . 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
A	JP 2000-115717 A (ソニー株式会社) 2000. 04. 2.1	1-49